

BEST AVAILABLE COPY

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 1月30日

出 願 番 号

Application Number:

特願2001-022398

出 願 人

Applicant(s):

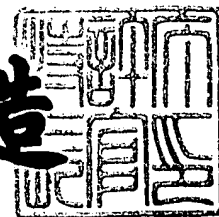
株式会社半導体エネルギー研究所

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年11月16日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3101586

【書類名】 特許願

【整理番号】 P005476

【提出日】 平成13年 1月30日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 H01L 21/00

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 中村 理

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 梶原 誠之

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 肥塚 純一

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 山崎 舜平

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 大力 浩二

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 村上 智史

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の作製方法

【特許請求の範囲】

【請求項 1】

非晶質構造を有する半導体膜に金属元素を添加する第 1 工程と、

前記半導体膜を結晶化させて結晶構造を有する半導体膜を形成する第 2 工程と

前記結晶構造を有する半導体膜に、希ガス元素を選択的に添加して不純物領域を形成する第 3 工程と、

前記不純物領域に前記金属元素をゲッタリングして結晶構造を有する半導体膜中の前記金属元素を選択的に除去または低減する第 4 工程と、

前記不純物領域を除去する第 5 工程とを有することを特徴とする半導体装置の作製方法。

【請求項 2】

請求項 1 において、前記第 3 工程における前記希ガス元素に加えて、H、H₂、O、O₂、P から選ばれた一種または複数種を添加することを特徴とする半導体装置の作製方法。

【請求項 3】

請求項 1 または請求項 2 において、前記第 3 工程は、希ガス元素及び水蒸気を含む雰囲気下で行うことを特徴とする半導体装置の作製方法。

【請求項 4】

請求項 1 乃至 3 のいずれか一において、前記第 5 の工程の後、前記半導体膜に強光またはレーザー光を表面側または裏面側から照射して前記不純物元素を活性化する工程を有することを特徴とする半導体装置の作製方法。

【請求項 5】

請求項 1 乃至 4 のいずれか一において、前記第 2 の工程の後にオゾンを含む溶液で前記結晶構造を有する半導体膜の表面を酸化する工程を有することを特徴とする半導体装置の作製方法。

【請求項 6】

請求項 1 乃至 5 のいずれか一において、前記第 2 工程は、加熱処理であることを特徴とする半導体装置の作製方法。

【請求項 7】

請求項 1 乃至 5 のいずれか一において、前記第 2 工程は、前記非晶質構造を有する半導体膜に強光を照射する処理であることを特徴とする半導体装置の作製方法。

【請求項 8】

請求項 1 乃至 5 のいずれか一において、前記第 2 工程は、加熱処理を行い、且つ、前記非晶質構造を有する半導体膜に強光を照射する処理であることを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 1 乃至 8 のいずれか一において、前記第 4 工程は、加熱処理であることを特徴とする半導体装置の作製方法。

【請求項 10】

請求項 1 乃至 8 のいずれか一において、前記第 4 工程は、前記半導体膜に強光を照射する処理であることを特徴とする半導体装置の作製方法。

【請求項 11】

請求項 1 乃至 8 のいずれか一において、前記第 4 工程は、加熱処理を行い、且つ、前記半導体膜に強光を照射する処理であることを特徴とする半導体装置の作製方法。

【請求項 12】

請求項 5 乃至 11 のいずれか一において、前記強光は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、または高圧水銀ランプから射出された光であることを特徴とする半導体装置の作製方法。

【請求項 13】

請求項 1 乃至 12 のいずれか一において、前記金属元素は Fe、Ni、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu、Au から選ばれた一種または複数種であることを特徴とする半導体装置の作製方法。

【請求項 1 4】

請求項 1 乃至 1 3 のいずれか一において、前記希ガス元素は H e、N e、A r、K r、X e から選ばれた一種または複数種であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明はゲッタリング技術を用いた半導体装置の作製方法及び、当該作製方法により得られる半導体装置に関する。特に本発明は、半導体膜の結晶化において触媒作用のある金属元素を添加して作製される結晶質半導体膜を用いた半導体装置の作製方法並びに半導体装置に関する。

【0 0 0 2】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【0 0 0 3】

【従来の技術】

結晶構造を有する半導体膜（以下、結晶質半導体膜という）を用いた代表的な半導体素子として薄膜トランジスタ（以下、T F T と記す）が知られている。T F T はガラスなどの絶縁基板上に集積回路を形成する技術として注目され、駆動回路一体型液晶表示装置などが実用化されつつある。従来からの技術において、結晶質半導体膜は、プラズマ C V D 法や減圧 C V D 法で堆積した非晶質半導体膜を、加熱処理やレーザーアニール法（レーザー光の照射により半導体膜を結晶化させる技術）により作製されている。

【0 0 0 4】

こうして作製される結晶質半導体膜は多数の結晶粒の集合体であり、その結晶方位は任意な方向に配向して制御不能であるため、T F T の特性を制限する要因となっている。このような問題点に対し、特開平 7 - 1 8 3 5 4 0 号公報で開示される技術は、ニッケルなど半導体膜の結晶化に対し触媒作用のある金属元素を

添加して結晶質半導体膜を作製するものであり、結晶化に必要とする加熱温度を低下させる効果ばかりでなく、結晶方位の配向性を単一方向に高めることが可能である。このような結晶質半導体膜でTFTを形成すると、電界効果移動度の向上のみでなく、サブスレッショルド係数（S値）が小さくなり、飛躍的に電気的特性を向上させることが可能となっている。

【0005】

しかし、触媒作用のある金属元素を添加する故に、結晶質半導体膜の膜中或いは膜表面には、当該金属元素が残存し、得られる素子の特性をばらつかせるなどの問題がある。その一例は、TFTにおいてオフ電流が増加し、個々の素子間でばらつくなどの問題がある。即ち、結晶化に対し触媒作用のある金属元素は、一旦、結晶質半導体膜が形成されてしまえば、かえって不要な存在となってしまう。

【0006】

リンを用いたゲッターリングは、このような金属元素を結晶質半導体膜の特定の領域から除去するための手法として有効に活用されている。例えば、TFTのソース・ドレイン領域にリンを添加して450～700℃の熱処理を行うことで、チャンネル形成領域から当該金属元素を容易に除去することが可能である。

【0007】

リンはイオンドープ法（ PH_3 などをプラズマで解離して、イオンを電界で加速して半導体中に注入する方法であり、基本的にイオンの質量分離を行わない方法を指す）で結晶質半導体膜に注入するが、ゲッターリングのために必要なリン濃度は $1 \times 10^{20}/\text{cm}^3$ 以上である。イオンドープ法によるリンの添加は、結晶質半導体膜の非晶質化をもたらすが、リン濃度の増加はその後のアニールによる再結晶化の妨げとなり問題となっている。また、高濃度のリンの添加は、ドーピングに必要な処理時間の増大をもたらし、ドーピング工程におけるスループットを低下させるので問題となっている。

【0008】

【発明が解決しようとする課題】

本発明は、高温（600℃以上）の加熱処理回数を低減し、さらなる低温プロセス（600℃以下）を実現するとともに、工程簡略化及びスループットの向上を

実現することを課題とする。

【0009】

【課題を解決するための手段】

ゲッターリング技術は単結晶シリコンウエハーを用いる集積回路の製造技術において主要な技術として位置付けられている。ゲッターリングは半導体中に取り込まれた金属不純物が、何らかのエネルギーでゲッターリングサイトに偏析して、素子の能動領域の不純物濃度を低減させる技術として知られている。それは、エクストリンシックゲッターリング(Extrinsic Gettering)とイントリンシックゲッターリング(Intrinsic Gettering)の二つに大別されている。エクストリンシックゲッターリングは外部から歪場や化学作用を与えてゲッターリング効果をもたらすものである。高濃度のリンを単結晶シリコンウエハーの裏面から拡散させるリンゲッタはこれに当たり、前述の結晶質半導体膜に対するリンを用いたゲッターリングもエクストリンシックゲッターリングの一種と見なすことができる。

【0010】

一方、イントリンシックゲッターリングは単結晶シリコンウエハーの内部に生成された酸素が関与する格子欠陥の歪場を利用したものとして知られている。本発明は、このような格子欠陥、或いは格子歪みを利用したイントリンシックゲッターリングに着目したものであり、厚さ10～100nm程度の結晶質半導体膜に適用するために以下の手段を採用するものである。

【0011】

本発明は、金属元素を用いて結晶構造を有する半導体膜を形成する手段と、選択的に希ガス元素を添加してゲッターリングサイトを形成する手段と、ゲッターリングサイトに金属元素をゲッターリングさせる手段とを有している。

【0012】

また、希ガス元素を添加する方法としてはイオンドープ法またはイオン注入法を用いればよい。

【0013】

また、希ガス元素に加え、H、H₂、O、O₂、Pから選ばれた一種または複数種を添加してもよい。なお、希ガス元素に加え、H、H₂、O、O₂から選ばれた

一種または複数種を添加する場合、例えば希ガス元素に加え、水蒸気を含む雰囲気で行えばよい。雰囲気中に水蒸気を加え、イオンドープ法を用いて希ガス元素（アルゴン）を添加した時、電磁場直交型質量分析器（E × (cross) B mass analyzer）を用いて測定した結果を図 2 4 に示す。なお、電磁場直交型質量分析器は、磁界と電界を垂直にし、かつそれぞれがイオンビーム軸と垂直になるように配置した質量分析器である。電場によりビームを偏向し、検出対象イオンが磁場により中心軸上に戻るようにして質量分析を行う。

【 0 0 1 4 】

また、希ガス元素に加え、H、H₂、O、O₂、P から選ばれた一種または複数種を添加する場合、例えば希ガス元素に加え、水蒸気とフォスフィンを含む雰囲気で行えばよい。このように複数の元素を添加することにより相乗的にゲッターリング効果が得られる。

【 0 0 1 5 】

また、本発明において、結晶構造を有する半導体膜は、非晶質構造を有する半導体膜に金属元素を添加した後、加熱処理または強光の照射によって結晶化を行えばよい。結晶化の後、フッ酸を含むエッチャント、例えば希フッ酸や FPM（フッ酸、過酸化水素水、純水との混合液）で偏析した金属元素を除去または低減してもよい。また、フッ酸を含むエッチャントで表面をエッチング処理した場合には、強光を照射して表面を平坦化することが望ましい。

【 0 0 1 6 】

また、上記結晶化の後、さらに結晶化を改善するためのレーザー光または強光の照射を行ってもよい。この結晶化を改善するためのレーザー光または強光の照射の後にフッ酸を含むエッチャントで偏析した金属元素を除去または低減してもよく、さらに強光を照射して表面を平坦化してもよい。

【 0 0 1 7 】

次いで、結晶構造を有する半導体膜上に珪素を主成分とする絶縁膜を形成する。なお、この絶縁膜は極薄いものでよく、炭素、即ち有機物の除去のために行われるヒドロ洗浄と呼ばれる表面処理に使用するオゾンを含む溶液で酸化させることによって形成してもよい。この絶縁膜は、TFT のしきい値を制御するために

微量な不純物元素（ボロンまたはリン）のドーピングするためのものである。この絶縁膜を形成して、チャネルドーブを行った後で活性化させるため強光を照射してもよい。

【0018】

また、本発明の特徴の一つは、結晶質半導体薄膜に希ガス元素を添加してゲッタリングサイトを形成するプロセスと、加熱処理するプロセスとを有しており、該加熱処理により結晶質半導体薄膜に含まれる金属が移動してゲッタリングサイト（希ガス元素のイオンが添加された領域）に捕獲され、ゲッタリングサイト以外の結晶質半導体薄膜から金属を除去または低減することである。なお、加熱処理に代えて強光を照射してもよいし、加熱処理と同時に強光を照射してもよい。また、このゲッタリングの際、チャネルドーブにより添加された不純物元素を活性化させてもよい。

【0019】

また、本発明は結晶構造を有する半導体膜へマスクを用いて希ガス元素（希ガスとも呼ばれる）を添加した不純物領域を形成し、加熱処理により前記不純物領域に半導体膜に含まれる金属元素を偏析させるゲッタリングを行った後、前記マスクを用いて半導体膜のパターニングを行うことも特徴としている。マスク数の低減または工程を簡略化する上では、希ガス元素を選択的に添加するマスクと半導体膜のパターニングで使用するマスクとを同一とすることが望ましいが、ゲッタリングを行うと、金属元素が希ガスを添加した領域の境界に偏析しやすい傾向があることから、図13に示したように別々のマスクとしてもよい。

【0020】

また、希ガス元素の添加方法としては、イオンドーピング法やイオン注入法を用いることができ、希ガス元素としては、He、Ne、Ar、Kr、Xeから選ばれた一種または複数種を用いることができる。中でも安価なガスであるArを用いることが望ましい。イオンドーピング法を用いる場合、ドーピングガスに含まれる希ガス元素の1種類が占める濃度が30%以上、好ましくは100%とする。例えば、Krガス30%、Arガス70%の濃度としたドーピングガスを用いてもよい。

【 0 0 2 1 】

また、本発明は、半導体膜のパターニングを行う際、希ガスを添加した領域、即ち、金属元素が高濃度に偏析した領域は除去され、マスクで覆われ、且つ金属元素が低減された領域が所望の形状を有する半導体層として形成される。なお、半導体層を形成する際にオーバーエッチすれば、半導体層の端部に存在する金属が偏析している部分を除去することができる。また、パターニングを行った後、上記マスクは除去する。

【 0 0 2 2 】

次いで、半導体層の表面をフッ酸を含むエッチャントで洗浄した後、ゲート絶縁膜となる珪素を主成分とする絶縁膜を形成する。この表面洗浄とゲート絶縁膜の形成は、大気にふれさせずに連続的に行うことが望ましい。また、この表面洗浄の前または後に活性化工程を加え、チャネルドープにより添加された不純物元素を活性化させてもよい。

【 0 0 2 3 】

次いで、ゲート絶縁膜表面を洗浄した後、ゲート電極を形成し、p型またはn型を付与する不純物元素を適宜添加して、ソース領域及びドレイン領域を形成する。また、必要であればLDD領域も形成してもよい。添加した後、不純物元素を活性化するために加熱処理、強光の照射、またはレーザー光の照射を行えばよい。また、活性化と同時にゲート絶縁膜へのプラズマダメージやゲート絶縁膜と半導体層との界面へのプラズマダメージを回復することができる。特に、室温～300℃の雰囲気中において、表面または裏面からYAGレーザーの第2高調波を照射して不純物元素を活性化させることは非常に有効である。YAGレーザーはメンテナンスが少ないため好ましい。

【 0 0 2 4 】

以降の工程は、層間絶縁膜を形成し、水素化を行って、ソース領域、ドレイン領域に達するコンタクトホールを形成し、ソース電極、ドレイン電極を形成してTFTを完成させる。

【 0 0 2 5 】

本発明により、熱処理を用いて結晶化を行い、活性化を熱処理以外の方法で行

う場合は、高温熱処理 2 回（結晶化、ゲッタリング）に抑えることができ、強光により結晶化を行い、活性化を熱処理以外の方法で行う場合には、高温熱処理 1 回（ゲッタリング）に抑えることができる。

【 0 0 2 6 】

また、希ガスを添加する処理時間は、1 分または 2 分程度の短時間で高濃度の希ガス元素を半導体膜に添加することができるため、リンを用いたゲッタリングと比較してスループットが格段に向上する。

【 0 0 2 7 】

希ガス元素によるゲッタリングの能力について実験を行った。半導体膜は 5 0 nm の非晶質シリコン膜に 1 0 ppm の酢酸ニッケル含有水溶液を塗布した後、5 0 0 °C にて 1 時間の脱水素処理と、5 5 0 °C にて 4 時間の加熱処理により結晶化させた結晶質半導体膜を用いた。この結晶化半導体膜をパターニングした後、9 0 nm の酸化珪素膜を形成した。そして、ゲッタリングされる領域を幅 5 0 μ m とし、該領域を挟むようにマスクを用いてアルゴンをイオンドープ法（8 0 keV の加速電圧で、 $5 \times 10^{15} / \text{cm}^2$ のドーズ量）で注入してゲッタリングサイト（幅 5 μ m）を設けた試料を作製した。アルゴンは 9 9 . 9 9 9 9 % 以上のものを用い、注入に要する時間は 1 ~ 2 分でよかった。そして、窒素雰囲気中、加熱温度を 3 5 0 °C、4 0 0 °C、4 5 0 °C、5 0 0 °C、5 5 0 °C とし、加熱時間を 4 時間、6 時間、8 時間としてそれぞれゲッタリングを行った。ゲッタリング後、酸化珪素膜を除去した後、FPM で処理した。ゲッタリングの効果は、結晶質半導体膜の被ゲッタリング領域におけるエッチピットの数により確認した。即ち、添加したニッケルの大部分はニッケルシリサイドとして結晶質半導体膜に残存するが、これは FPM（フッ酸、過酸化水素水、純水の混合液）によりエッチングされることが知られている。従って、被ゲッタリング領域を FPM で処理してエッチピットの有無を確認することにより、ゲッタリングの効果を確認することができる。この場合、エッチピットの数（密度）が少ない程、ゲッタリングの効果が高いことを意味する。図 2 6 にその結果を示す。図 2 6 からは、加熱時間を長くすれば長くするほどエッチピットの密度は少なくなっており、5 0 0 °C、好ましくは 5 5 0 °C の熱処理によりエッチピットの密度が十分少なくなっていることが読み

取れる。

【0028】

また、ゲッターリングされる領域の幅を $30\ \mu\text{m}$ として同様の実験を行った結果を図27に示す。図27と図26を比較すれば、ゲッターリングされる領域が $30\ \mu\text{m}$ であれば 500°C でも十分にエッチピットの密度が少なくなっている。

【0029】

なお、図29にエッチピットが形成された試料の簡略図を示す。なお、図29中、希ガス元素添加領域10401とはアルゴンが添加された領域を示している。ゲッターリングされた領域（被ゲッターリング領域）10402に存在するエッチピット10403の数を光学顕微鏡で見ながらカウントしてエッチピット密度を得た。

【0030】

また、リンのゲッターリング能力と比較するため、さらに実験を行った。ドーピング条件と加熱条件とを変えて、上記実験と同様にエッチピットの密度を得た。ここでは、ゲッターリングサイト（幅 $5\ \mu\text{m}$ ）にリンをイオンドープ法（水素で希釈された5%の PH_3 を用い、加速電圧 $80\ \text{keV}$ 、ドーズ量 $1.3 \times 10^{15}/\text{cm}^2$ ）で注入した試料、アルゴンをイオンドープ法（ $80\ \text{keV}$ の加速電圧で、 1×10^{15} 、 $5 \times 10^{15}/\text{cm}^2$ 、 $5 \times 10^{15}/\text{cm}^2$ のドーズ量）でそれぞれ注入した試料をそれぞれ作製し、これらを比較評価した。この時、リンの注入に要する時間は約8分である。そして、加熱温度 500°C 、24時間でゲッターリングを行った。また、それぞれゲッターリングされた領域の幅を $30\ \mu\text{m}$ とした試料と、 $50\ \mu\text{m}$ とした試料とで比較した。図28にその結果を示す。図28から、リンよりもドーズ量が少ないにも関わらず、アルゴンのほうがゲッターリング能力が高いことが示されている。また、アルゴンの添加量が少ない、即ち、 $5 \times 10^{15}/\text{cm}^2$ のドーズ量であっても加熱時間が長ければ十分ゲッターリングされ、エッチピットの密度を少なくすることが可能である。

【0031】

このように、リンを用いたゲッターリングと比較して、希ガス元素の添加による本発明のゲッターリング能力は高く、さらに高濃度、例えば $1 \times 10^{20} \sim 5 \times 10^{20}$

$21/\text{cm}^3$ で添加できるため、結晶化に用いる金属元素の添加量を多くすることが、できる。即ち、結晶化に用いる金属元素の添加量を多くすることによって結晶化の処理時間をさらに短時間で行うことが可能となる。また、結晶化の処理時間を変えない場合には、結晶化に用いる金属元素の添加量を多くすることによって、さらなる低温で結晶化することができる。また、結晶化に用いる金属元素の添加量を多くすることによって、自然核の発生を低減することができ、良好な結晶質半導体膜を形成することができる。

【 0 0 3 2 】

また、本発明のゲッタリングは、結晶化に用いた金属元素のゲッタリングだけでなく、他の重金属元素のゲッタリングも行われる。

【 0 0 3 3 】

また、アイランドを形成するまでに高温熱処理が施されているため、基板の収縮がアイランド形成後の工程で生じず、パターニングのずれを最小限に抑えることができ、デバイス製造の上で歩留まりが向上する。また、熱処理回数が少ない本発明は、基板の厚さが薄く（例えば0.7 mmや0.5 mm）とも基板に与える影響が小さいため、問題なく使用可能である。

【 0 0 3 4 】

本明細書で開示する作製工程に関する発明の構成は、
非晶質構造を有する半導体膜に金属元素を添加する第1工程と、

前記半導体膜を結晶化させて結晶構造を有する半導体膜を形成する第2工程と

前記結晶構造を有する半導体膜に、希ガス元素を選択的に添加して不純物領域を形成する第3工程と、

前記不純物領域に前記金属元素をゲッタリングして結晶構造を有する半導体膜中の前記金属元素を選択的に除去または低減する第4工程と、

前記不純物領域を除去する第5工程とを有することを特徴とする半導体装置の作製方法。

【 0 0 3 5 】

上記構成において、前記希ガス元素はHe、Ne、Ar、Kr、Xeから選ば

れた一種または複数種であることを特徴としている。

【0036】

また、上記構成において、前記第3工程における前記希ガス元素に加えて、H、H₂、O、O₂、P、H₂Oから選ばれた一種または複数種を添加することを特徴としている。

【0037】

また、上記構成において、前記第3工程は、希ガス元素及び水蒸気を含む雰囲気下で行うことを特徴としている。

【0038】

また、上記各構成において、前記第5の工程の後、前記半導体膜に強光またはレーザー光を表面側または裏面側から照射して前記不純物元素を活性化する工程を有することを特徴としている。

【0039】

また、上記各構成において、前記第2工程は、加熱処理であることを特徴としている。

【0040】

また、上記各構成において、前記第2工程は、前記非晶質構造を有する半導体膜に強光を照射する処理であることを特徴としている。

【0041】

また、上記各構成において、前記第2工程は、加熱処理を行い、且つ、前記非晶質構造を有する半導体膜に強光を照射する処理であることを特徴としている。

【0042】

また、上記各構成において、前記第4工程は、加熱処理であることを特徴としている。

【0043】

また、上記各構成において、前記第4工程は、前記半導体膜に強光を照射する処理であることを特徴としている。

【0044】

また、上記各構成において、前記第4工程は、加熱処理を行い、且つ、前記半

導体膜に強光を照射する処理であることを特徴としている。

【 0 0 4 5 】

また、上記各構成において、前記強光は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、または高圧水銀ランプから射出された光であることを特徴としている。

【 0 0 4 6 】

また、上記各構成において、前記金属元素は F e、N i、C o、R u、R h、P d、O s、I r、P t、C u、A u から選ばれた一種または複数種であることを特徴としている。

【 0 0 4 7 】

また、作製方法に関する他の発明の構成は、

非晶質構造を有する半導体膜に金属元素を添加する第 1 工程と、

前記半導体膜を結晶化させて結晶構造を有する半導体膜を形成する第 2 工程と

前記結晶構造を有する半導体膜上に第 1 のマスクを形成する第 3 工程と、

前記結晶構造を有する半導体膜に、希ガス元素を選択的に添加して不純物領域を形成する第 4 工程と、

前記不純物領域に前記金属元素をゲッタリングして結晶構造を有する半導体膜中の前記金属元素を選択的に除去または低減する第 5 工程と、

前記結晶構造を有する半導体膜上に第 2 のマスクを形成する第 6 工程と、

前記半導体膜を選択的に除去する第 7 工程とを有することを特徴とする半導体装置の作製方法である。

【 0 0 4 8 】

また、上記構成において、前記第 7 の工程は、前記不純物領域と、前記結晶構造を有する半導体膜の一部とを除去する工程であることを特徴とする半導体装置の作製方法。

【 0 0 4 9 】

また、上記構成において、前記第 2 のマスクは、前記第 1 のマスクの端部より内側の位置に設けることを特徴としている。

【 0 0 5 0 】

また、作製方法に関する他の発明の構成は、

非晶質構造を有する半導体膜に第 1 のマスクを形成する第 1 工程と、

前記非晶質構造を有する半導体膜に金属元素を選択的に添加する第 2 工程と、

前記半導体膜を結晶化させて結晶構造を有する半導体膜を形成する第 3 工程と

前記結晶構造を有する半導体膜に、希ガス元素を選択的に添加して不純物領域を形成する第 5 工程と、

前記不純物領域に前記金属元素をゲッタリングして結晶構造を有する半導体膜中の前記金属元素を選択的に除去または低減する第 6 工程と、

前記結晶構造を有する半導体膜上に第 2 のマスクを形成する第 7 工程と、

前記半導体膜を選択的に除去する第 8 工程とを有することを特徴とする半導体装置の作製方法である。

【 0 0 5 1 】

また、作製方法に関する他の発明の構成は、

非晶質構造を有する半導体膜に第 1 のマスクを形成する第 1 工程と、

前記非晶質構造を有する半導体膜に金属元素を選択的に添加する第 2 工程と、

前記半導体膜を結晶化させて結晶構造を有する半導体膜を形成する第 3 工程と

前記結晶構造を有する半導体膜上に第 2 のマスクを形成する第 4 工程と、

前記結晶構造を有する半導体膜に、希ガス元素を選択的に添加して不純物領域を形成する第 5 工程と、

前記不純物領域に前記金属元素をゲッタリングして結晶構造を有する半導体膜中の前記金属元素を選択的に除去または低減する第 6 工程と、

前記結晶構造を有する半導体膜上に第 3 のマスクを形成する第 7 工程と、

前記半導体膜を選択的に除去する第 8 工程とを有することを特徴とする半導体装置の作製方法である。

【 0 0 5 2 】

また、本発明の構成は、

半導体層と、該半導体層に接する絶縁膜と、該絶縁膜に接するゲート電極とを含むTFTを基板上に備えた半導体装置であって、

前記基板は、少なくとも一部に希ガス元素を含む領域を有していることを特徴とする半導体装置である。なお、この基板は絶縁性基板または半導体基板である。また、この構成は、希ガス元素を添加した工程の際、基板にも希ガス元素が添加されて得られるものである。この時、図14(C)に希ガス元素を添加した直後の状態の簡略図を示した。さらに希ガス元素に加え、H、H₂、O、O₂、P、H₂Oから選ばれた一種または複数種を添加した場合も同様に基板にも下地絶縁膜にもH、H₂、O、O₂、P、H₂Oから選ばれた一種または複数種が添加される。ただし、希ガス元素に比べて、これらは後の熱処理により拡散しやすい。

【0053】

また、上記構成において、前記希ガス元素を含む領域を形成するマスクと前記半導体層を形成するマスクは同一であることを特徴としている。こうすることでマスク数を増加させることなく半導体装置が得られる。

【0054】

また、本発明の他の構成は、

基板上に接する絶縁膜と、半導体層とを含むTFTを備えた半導体装置であって、

前記絶縁膜は、少なくとも一部に希ガス元素を含む領域を有していることを特徴とする半導体装置である。

【0055】

なお、上記絶縁膜はブロッキング層として設けられた下地絶縁膜である。この下地絶縁膜に希ガスが添加される時の状態を、図14(B)に示した。

【0056】

また、上記構成において、前記基板は、少なくとも一部に希ガス元素を含む領域を有している。即ち、マスクを形成しなかった領域には、基板にも下地絶縁膜にも希ガス元素が添加されている。さらに希ガス元素に加え、H、H₂、O、O₂、P、H₂Oから選ばれた一種または複数種を添加した場合も同様に基板にも下地絶縁膜にもH、H₂、O、O₂、P、H₂Oから選ばれた一種または複数種が添

加される。ただし、希ガス元素に比べて、これらは後の熱処理により拡散しやすい。

【 0 0 5 7 】

また、前記希ガス元素を含む領域を形成するマスクと前記半導体層を形成するマスクは同一であることを特徴としている。

【 0 0 5 8 】

【発明の実施の形態】

本発明の実施形態について、以下に説明する。

【 0 0 5 9 】

図 1 及び図 2 は本発明の一実施形態を説明する図であり、非晶質半導体膜の全面に触媒作用のある金属元素を全面に添加して結晶化した後、ゲッタリングを行う方法である。

【 0 0 6 0 】

図 1 (A) において、基板 1 0 1 はバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラス、或いは石英などを用いることができる。基板 1 0 1 の表面には、ブロッキング層 1 0 2 として無機絶縁膜を 1 0 ~ 2 0 0 nm の厚さで形成する。好適なブロッキング層の一例は、プラズマ C V D 法で作製される酸化窒化シリコン膜であり、 SiH_4 、 NH_3 、 N_2O から作製される第 1 酸化窒化シリコン膜を 5 0 nm の厚さに形成し、 SiH_4 と N_2O から作製される第 2 酸化窒化珪素膜を 1 0 0 nm の厚さに形成したものが適用される。ブロッキング層 1 0 2 はガラス基板に含まれるアルカリ金属がこの上層に形成する半導体膜中に拡散しないために設けるものであり、石英を基板とする場合には省略することも可能である。

【 0 0 6 1 】

ブロッキング層 1 0 2 の上に形成する非晶質構造を有する半導体膜 1 0 3 は、シリコンを主成分とする半導体材料を用いる。代表的には、非晶質シリコン膜又は非晶質シリコンゲルマニウム膜などが適用され、プラズマ C V D 法や減圧 C V D 法、或いはスパッタ法で 1 0 ~ 1 0 0 nm の厚さに形成する。良質な結晶を得るためには、非晶質構造を有する半導体膜 1 0 3 に含まれる酸素、窒素、炭素などの不純物濃度を極力低減する必要がある、高純度の材料ガスを用いることはもと

より、超高真空対応のCVD装置を用いることが望ましい。

【0062】

次いで、非晶質構造を有する半導体膜103の表面に、結晶化を促進する触媒作用のある金属元素を添加する。半導体膜の結晶化を促進する触媒作用のある金属元素としては鉄(Fe)、ニッケル(Ni)、コバルト(Co)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)、白金(Pt)、銅(Cu)、金(Au)などであり、これらから選ばれた一種または複数種を用いることができる。代表的にはニッケルを用い、重量換算で3～50ppmのニッケルを含む酢酸ニッケル塩溶液をスピナーで塗布して触媒含有層104を形成する。(図1(A))後の工程で行うゲッタリング能力が非常に高いため、高濃度のニッケルを含む溶液を使用することが可能である。また、高濃度の溶液を塗布するためにスピナーの回転数を低減してもよい。この場合、当該溶液の馴染みをよくするために、非晶質構造を有する半導体膜103の表面処理として、オゾン含有水溶液で極薄い酸化膜を形成し、その酸化膜をフッ酸と過酸化水素水の混合液でエッチングして清浄な表面を形成した後、再度オゾン含有水溶液で処理して極薄い酸化膜を形成しておく。シリコンなど半導体膜の表面は本来疎水性なので、このように酸化膜を形成しておくことにより酢酸ニッケル塩溶液を均一に塗布することができる。

【0063】

勿論、触媒含有層104は上記塗布方法に限定されず、スパッタ法、蒸着法、プラズマ処理などにより形成しても良い。

【0064】

次いで、加熱処理または強光の照射を行い、結晶化を行う。この場合、結晶化は触媒となる金属元素が接した半導体膜の部分でシリサイドが形成され、それを核として結晶化が進行する。こうして、図1(B)に示す結晶質半導体膜105が形成される。熱処理により結晶化を行う場合は、この非晶質シリコン膜に脱水素化(500℃、1時間)を行った後、熱結晶化(550℃～650℃で4～24時間)を行うとよい。また、強光の照射により結晶化を行う場合は、赤外光、可視光、または紫外光のいずれか一またはそれらの組み合わせを用いることが可

能であるが、代表的には、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、または高圧水銀ランプから射出された光を用いる。(図1(B))なお、必要であれば、第1の強光を照射する前に非晶質構造を有する半導体膜103に含有する水素を放出させる熱処理を行ってもよい。また、加熱処理と強光の照射とを同時に行って結晶化を行ってもよい。

【0065】

結晶化の直後、半導体膜に含まれる金属元素を低減するため、フッ素を含むエッチャントを用いて触媒となる金属元素をエッチングで低減または除去してもよい。

【0066】

次いで、結晶化率(膜の全体積における結晶成分の割合)を高め、結晶粒内に残される欠陥を補修するために、結晶質半導体膜105に対して光を照射する。

(図1(C))光には波長400nm以下のエキシマレーザー光や、YAGレーザーの第2高調波、第3高調波を用いる。いずれにしても、繰り返し周波数10~1000Hz程度のパルスレーザー光を用い、当該レーザー光を光学系にて100~400mJ/cm²に集光し、90~95%のオーバーラップ率をもって結晶質半導体膜105に対するレーザー処理を行っても良い。また、レーザー光に代えて強光を照射してもよいし、同時にレーザー光と強光とを照射してもよい。

【0067】

次いで、欠陥を補修する処理の直後に、結晶質半導体膜に含まれる金属元素を低減するため、フッ素を含むエッチャントを用いて触媒となる金属元素をエッチングで低減または除去してもよい。また、このエッチングで表面に凹凸が生じてしまった場合には、強光を照射して表面を平坦化してもよい。

【0068】

次いで、オゾンを含む溶液で半導体膜表面の有機物を除去する洗浄を行い、表面に極薄い酸化膜を形成する。この極薄い酸化膜を通過させて微量な不純物元素(ボロンまたはリン)を半導体膜に添加するチャネルドーピングを行ってTFTのしきい値を制御することが望ましい。また、チャネルドーピングを行った後で不純物元

素を活性化させるため強光を照射してもよい。また、ニッケルを添加する前に同様の洗浄を行い、極薄い酸化膜を形成した後にチャネルドープを行ってもよい。

【0069】

次いで、結晶質半導体膜上に100～200nmの厚さの酸化珪素膜106aを形成する。(図1(D)) 酸化珪素膜の作製方法は限定されないが、例えば、オルトケイ酸テトラエチル (Tetraethyl Ortho Silicate: TEOS) と O_2 とを混合し、反応圧力40Pa、基板温度300～400℃とし、高周波(13.56MHz) 電力密度0.5～0.8W/cm²で放電させ形成する。

【0070】

次いで、酸化珪素膜上にレジストからなるマスク107を形成する。このマスクによってパターニングし、TFETの半導体層となる部分を覆う酸化珪素からなる絶縁層106bを形成した後、半導体膜に希ガス元素を添加してゲッタリングサイト108を形成する。(図2(A)) ここでは、イオンドーピング法またはイオン注入法を用い、半導体膜に添加される希ガス元素の濃度を $1 \times 10^{20} \sim 5 \times 10^{21} / \text{cm}^3$ とすることが望ましい。この時、レジストからなるマスクをそのまま残した状態で希ガス元素のドーピングを行ってもよいし、レジストマスクからなるマスクを除去した後、希ガス元素のドーピングを行ってもよい。希ガス元素のドーピング後は、レジストからなるマスクを除去する。また、希ガス元素に加え、周期表15族元素または周期表13族元素を添加してもよい。なお、図2(A)では、半導体膜のみに希ガス元素が添加されたように図示したが、実際は、希ガスを添加する工程の条件によって、図14(A)～図14(C)に示したような金属元素の濃度分布を制御できる。図14(A)は、半導体膜の浅い位置にピークを有する濃度分布120となるような条件で行ったものであり、図14(B)は半導体膜の中間位置にピークを有する濃度分布121となるような条件で行ったため、ブロッキング層102にも希ガス元素が添加された例である。また、図14(C)は半導体膜の深い位置にピークを有する濃度分布122となるような条件で行ったため、ブロッキング層102及び基板101にも希ガス元素が添加された例である。図14(B)や図14(C)に示したようにブロッキング層や基板に希ガス元素を添加することによって応力の緩和を図ることができ

る。

【0071】

次いで、ゲッターリングを行う。(図2(B))ゲッターリングは窒素雰囲気中で450~800℃、1~24時間、例えば550℃にて14時間の熱処理を行うと、ゲッターリングサイト108に金属元素を偏析させることができる。このゲッターリングにより、絶縁層106bで覆われた半導体膜に含まれる金属元素を除去、または金属元素の濃度を低減する。また、熱処理に代えて強光を照射してもよい。また、熱処理に加えて強光を照射してもよい。ただし、ゲッターリングの加熱手段に、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、または高圧水銀ランプから射出された光を用いるRTA法を用いる場合、半導体膜の加熱温度が400℃~550℃となるように強光を照射することが望ましい。あまり高い加熱温度としてしまうと半導体膜中の歪みが無くなってしまい、ゲッターリングサイト(ニッケルシリサイド)からニッケルを飛び出させる作用やニッケルを捕獲する作用が消えてしまうため、ゲッターリング効率が低下してしまう。

【0072】

ゲッターリングが終わったら、上記マスクをそのまま用いてゲッターリングサイトを除去して、金属元素が低減された領域からなる所望の形状を有する半導体層109を形成し、最後に酸化珪素からなる絶縁層を除去する。(図2(C))絶縁層を除去する際、半導体層の表面もわずかにエッチングすることが望ましい。図36にゲッターリング後にFPM(フッ酸、過酸化水素水、純水の混合液)によりニッケルシリサイドをエッチングした際の光学顕微鏡写真を示した。図36から半導体層の周縁部にエッチピットが多数観察されていることから、ゲッターリングによって半導体層の周縁部にニッケルが偏析しやすいと予想される。ちなみに図36は、ガラス基板上に膜厚50nmの下地絶縁膜と、膜厚50nmのポリシリコン膜(ニッケル添加した後、結晶化させたもの)とを形成し、アルゴンを加速電圧10keV、 $1 \times 10^{15} / \text{cm}^2$ のドーズ量で選択的に添加し、550℃、4時間でゲッターリングを行った後、FPM処理を行ったものである。

【0073】

また、レジストからなるマスクを形成した段階で、酸化珪素膜を通過させて希ガス元素のドーピングを行ってゲッターリングサイトを形成してもよい。この場合には、ドーピング後マスクを除去してゲッターリングした後、酸化珪素膜を除去し、その後、半導体膜のうち、希ガス元素が添加された領域（ゲッターリングサイト）のみを選択的に除去して半導体層を形成する。エッチャントとしてダッシュ液、サト液、セコ液等を用いれば、希ガス元素が添加された領域は非晶質化されているため、結晶質半導体膜である領域（希ガスが添加されていない）と選択的にエッチングすることができる。

【 0 0 7 4 】

次いで、半導体層 1 0 9 の表面をフッ酸を含むエッチャントで洗浄した後、ゲート絶縁膜となる珪素を主成分とする絶縁膜 1 1 0 を形成する。（図 2（D））半導体層 1 0 9 の表面洗浄とゲート絶縁膜の形成は、大気にふれさせずに連続的に行うことが望ましい。また、この表面洗浄の前または後に活性化工程を加え、チャンネルドープにより添加された不純物元素を活性化させてもよい。

【 0 0 7 5 】

次いで、絶縁膜 1 1 0 表面を洗浄し、ゲート電極を形成した後、半導体層 1 0 9 に n 型または p 型を付与する不純物元素を適宜添加して、ソース領域及びドレイン領域を形成する。また、必要であれば L D D 領域も形成してもよい。n 型または p 型を付与する不純物元素を添加した後、不純物元素を活性化するために加熱処理、強光の照射、またはレーザー光の照射を行えばよい。特に、室温～3 0 0℃の雰囲気中において、表面または裏面から Y A G レーザーの第 2 高調波または第 3 高調波を照射して不純物元素を活性化させることは非常に有効である。

【 0 0 7 6 】

以降の工程は、層間絶縁膜の形成、水素化、ソース領域、ドレイン領域に達するコンタクトホール形成、ソース電極、ドレイン電極の形成等を行って T F T を完成させる。

【 0 0 7 7 】

こうして形成した T F T を画素部のスイッチング素子、または駆動回路を構成する T F T として用い、様々な電子機器に搭載する。

【 0 0 7 8 】

以上の構成でなる本発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

【 0 0 7 9 】

【実施例】

[実施例 1]

ここでは、同一基板上に画素部と、画素部の周辺に設ける駆動回路の T F T (n チャンネル型 T F T 及び p チャンネル型 T F T) を同時に作製する方法について図 3 ～ 図 6 を用いて説明する。

【 0 0 8 0 】

まず、本実施例ではコーニング社の # 7 0 5 9 ガラスや # 1 7 3 7 ガラスなどに代表されるバリウムホウケイ酸ガラス、またはアルミノホウケイ酸ガラスなどのガラスからなる基板 2 0 0 を用いる。なお、基板 2 0 0 としては、透光性を有する基板であれば限定されず、石英基板を用いても良い。また、本実施例の処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよい。

【 0 0 8 1 】

次いで、基板 2 0 0 上に酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜から成る下地膜 2 0 1 を形成する。本実施例では下地膜 2 0 1 として 2 層構造を用いるが、前記絶縁膜の単層膜または 2 層以上積層させた構造を用いても良い。下地膜 2 0 1 の一層目としては、プラズマ C V D 法を用い、 SiH_4 、 NH_3 、及び N_2O を反応ガスとして成膜される酸化窒化シリコン膜 2 0 1 a を 1 0 ～ 2 0 0 nm (好ましくは 5 0 ～ 1 0 0 nm) 形成する。本実施例では、膜厚 5 0 nm の酸化窒化シリコン膜 2 0 1 a (組成比 $\text{Si} = 3 2 \%$ 、 $\text{O} = 2 7 \%$ 、 $\text{N} = 2 4 \%$ 、 $\text{H} = 1 7 \%$) を形成した。次いで、下地膜 2 0 1 の二層目としては、プラズマ C V D 法を用い、 SiH_4 及び N_2O を反応ガスとして成膜される酸化窒化シリコン膜 2 0 1 b を 5 0 ～ 2 0 0 nm (好ましくは 1 0 0 ～ 1 5 0 nm) の厚さに積層形成する。本実施例では、膜厚 1 0 0 nm の酸化窒化シリコン膜 2 0 1 b (組成比 $\text{Si} = 3 2 \%$ 、 $\text{O} = 5 9 \%$ 、 $\text{N} = 7 \%$ 、 $\text{H} = 2 \%$) を形成した。

【 0 0 8 2 】

次いで、下地膜上に半導体層 2 0 2 ~ 2 0 6 を形成する。半導体層 2 0 2 ~ 2 0 6 は、非晶質構造を有する半導体膜を公知の手段（スパッタ法、L P C V D 法、またはプラズマ C V D 法等）により成膜した後、公知の結晶化処理（レーザー結晶化法、熱結晶化法、またはニッケルなどの触媒を用いた熱結晶化法等）を行って得られた結晶質半導体膜を所望の形状にパターニングして形成する。この半導体層 2 0 2 ~ 2 0 6 の厚さは 2 5 ~ 8 0 n m （好ましくは 3 0 ~ 6 0 n m ）の厚さで形成する。結晶質半導体膜の材料に限定はないが、好ましくはシリコンまたはシリコンゲルマニウム（ $\text{Si}_x\text{Ge}_{1-x}$ （ $x = 0.0001 \sim 0.02$ ））合金などで形成すると良い。本実施例では、プラズマ C V D 法を用い、5 5 n m の非晶質シリコン膜を成膜した後、ニッケルを含む溶液を非晶質シリコン膜上に保持させた。この非晶質シリコン膜に脱水素化（5 0 0 °C、1 時間）を行った後、熱結晶化（5 5 0 °C、4 時間）を行い、さらに結晶化を改善するためのレーザーアニール処理を行って結晶質シリコン膜を形成した。そして、実施の形態に示したように、酸化シリコン膜からなるマスクを形成した後、結晶質シリコン膜に希ガス元素をマスクで選択的に添加して、ゲッタリングを行った後、結晶質シリコン膜のパターニングを行い、その後、マスクを除去した。なお、希ガス元素を添加する際、アルゴンと微量の水蒸気とを含む原料ガスとしてイオンドープする。こうして、結晶質シリコン膜からなる半導体層 2 0 2 ~ 2 0 6 を形成した。この半導体層 2 0 2 ~ 2 0 6 のパターニングが終了した状態は、実施の形態における図 1（C）に相当する。なお、酸化膜を形成した後、T F T のしきい値を制御するために微量な不純物元素（ボロンまたはリン）のドーピングを適宜行ってもよい。

【 0 0 8 3 】

次いで、半導体層 2 0 2 ~ 2 0 6 の表面をバッファーフッ酸等のフッ酸系のエッチャントで洗浄した後、プラズマ C V D 法またはスパッタ法を用い、厚さを 4 0 ~ 1 5 0 n m として珪素を主成分とする絶縁膜 2 0 7 を形成する。本実施例では、プラズマ C V D 法により 1 1 5 n m の厚さで酸化窒化シリコン膜（組成比 $\text{Si} = 32\%$ 、 $\text{O} = 59\%$ 、 $\text{N} = 7\%$ 、 $\text{H} = 2\%$ ）で形成した。勿論、このゲート

絶縁膜となる絶縁膜は酸化窒化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。

【0084】

次いで、図3（A）に示すように、ゲート絶縁膜207上に膜厚20～100nmの第1の導電膜208と、膜厚100～400nmの第2の導電膜209とを積層形成する。本実施例では、膜厚30nmのTa₂N₅膜からなる第1の導電膜208と、膜厚370nmのW膜からなる第2の導電膜209を積層形成した。Ta₂N₅膜はスパッタ法で形成し、Taのターゲットを用い、窒素を含む雰囲気内でスパッタした。また、W膜は、Wのターゲットを用いたスパッタ法で形成した。その他に6フッ化タングステン（WF₆）を用いる熱CVD法で形成することもできる。

【0085】

なお、本実施例では、第1の導電膜208をTa₂N₅、第2の導電膜209をWとしたが、特に限定されず、いずれもTa、W、Ti、Mo、Al、Cu、Cr、Ndから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で単層または積層を用いればよい。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜を用いてもよい。また、AgPdCu合金を用いてもよい。また、第1の導電膜をタンタル（Ta）膜で形成し、第2の導電膜をW膜とする組み合わせ、第1の導電膜を窒化チタン（TiN）膜で形成し、第2の導電膜をW膜とする組み合わせ、第1の導電膜を窒化タンタル（Ta₂N₅）膜で形成し、第2の導電膜をAl膜とする組み合わせ、第1の導電膜を窒化タンタル（Ta₂N₅）膜で形成し、第2の導電膜をCu膜とする組み合わせとしてもよい。

【0086】

次に、フォトリソグラフィ法を用いてレジストからなるマスク210～215を形成し、電極及び配線を形成するための第1のエッチング処理を行う。第1のエッチング処理では第1及び第2のエッチング条件で行う。本実施例では第1のエッチング条件として、ICP（Inductively Coupled Plasma：誘導結合型プラズマ）エッチング法を用い、エッチング用ガスにCF₄とCl₂とO₂とを用い、そ

れぞれのガス流量比を25/25/10 (sccm) とし、1Paの圧力でコイル型の電極に500WのRF (13.56MHz) 電力を投入してプラズマを生成してエッチングを行った。なお、エッチング用ガスとしては、 Cl_2 、 BCl_3 、 SiCl_4 、 CCl_4 などを代表とする塩素系ガスまたは CF_4 、 SF_6 、 NF_3 などを代表とするフッ素系ガス、または O_2 を適宜用いることができる。ここでは、松下電器産業(株)製のICPを用いたドライエッチング装置 (Model E645-□ ICP) を用いた。基板側(試料ステージ)にも150WのRF (13.56MHz) 電力を投入し、実質的に負の自己バイアス電圧を印加する。この第1のエッチング条件によりW膜をエッチングして第1の導電層の端部をテーパ形状とする。第1のエッチング条件でのWに対するエッチング速度は200.39nm/min、Ta₂N₅に対するエッチング速度は80.32nm/minであり、Ta₂N₅に対するWの選択比は約2.5である。また、この第1のエッチング条件によって、Wのテーパ角は、約26°となる。

【0087】

この後、レジストからなるマスク210~215を除去せずに第2のエッチング条件に変え、エッチング用ガスに CF_4 と Cl_2 とを用い、それぞれのガス流量比を30/30 (sccm) とし、1Paの圧力でコイル型の電極に500WのRF (13.56MHz) 電力を投入してプラズマを生成して約30秒程度のエッチングを行った。基板側(試料ステージ)にも20WのRF (13.56MHz) 電力を投入し、実質的に負の自己バイアス電圧を印加する。 CF_4 と Cl_2 を混合した第2のエッチング条件ではW膜及びTa₂N₅膜とも同程度にエッチングされる。第2のエッチング条件でのWに対するエッチング速度は58.97nm/min、Ta₂N₅に対するエッチング速度は66.43nm/minである。なお、ゲート絶縁膜上に残渣を残すことなくエッチングするためには、10~20%程度の割合でエッチング時間を増加させると良い。

【0088】

上記第1のエッチング処理では、レジストからなるマスクの形状を適したものとすることにより、基板側に印加するバイアス電圧の効果により第1の導電層及び第2の導電層の端部がテーパ形状となる。このテーパ部の角度は15~4

5° とすればよい。

【0089】

こうして、第1のエッチング処理により第1の導電層と第2の導電層から成る第1の形状の導電層216～221（第1の導電層216a～221aと第2の導電層216b～221b）を形成する。図示しないが、ゲート絶縁膜となる絶縁膜207のうち、第1の形状の導電層216～221で覆われない領域は10～20nm程度エッチングされ薄くなった領域が形成される。

【0090】

そして、レジストからなるマスクを除去せずに第1のドーピング処理を行い、半導体層にn型を付与する不純物元素を添加する。（図3（B））ドーピング処理はイオンドープ法、若しくはイオン注入法で行えば良い。イオンドープ法の条件はドーズ量を $1 \times 10^{13} \sim 1 \times 10^{15} / \text{cm}^2$ とし、加速電圧を60～100keVとして行う。本実施例ではドーズ量を $5 \times 10^{14} / \text{cm}^2$ とし、加速電圧を80keVとして行った。n型を付与する不純物元素として15族に属する元素、典型的にはリン（P）または砒素（As）を用いるが、ここではリン（P）を用いた。この場合、導電層216～221がn型を付与する不純物元素に対するマスクとなり、自己整合的に高濃度不純物領域222～233が形成される。高濃度不純物領域222～233には $3 \times 10^{19} \sim 3 \times 10^{20} / \text{cm}^3$ の濃度範囲でn型を付与する不純物元素を添加する。

【0091】

次いで、レジストからなるマスクを除去せずに第2のエッチング処理を行う。ここでは、エッチング用ガスに SF_6 と Cl_2 と O_2 とを用い、それぞれのガス流量比を24/12/24（sccm）とし、1.3Paの圧力でコイル型の電極に700WのRF（13.56MHz）電力を投入してプラズマを生成してエッチングを25秒行った。基板側（試料ステージ）にも10WのRF（13.56MHz）電力を投入し、実質的に負の自己バイアス電圧を印加する。第2のエッチング処理でのWに対するエッチング速度は227.3nm/min、Ta₂Nに対するエッチング速度は32.1nm/minであり、Ta₂Nに対するWの選択比は7.1であり、絶縁膜207であるSiONに対するエッチング速度は33.7nm/minであ

り、Ta₂N₅に対するWの選択比は6.83である。このようにエッチングガス用ガスにSF₆を用いた場合、絶縁膜207との選択比が高いので膜減りを抑えることができる。また、駆動回路のTFTにおいては、テーパー部のチャンネル長方向の幅が長ければ長いほど信頼性が高いため、テーパー部を形成する際、SF₆を含むエッチングガスでドライエッチングを行うことが有効である。

【0092】

この第2のエッチング処理によりWのテーパー角は70°となった。この第2のエッチング処理により第2の導電層234b～239bを形成する。一方、第1の導電層は、ほとんどエッチングされず、第1の導電層234a～239aを形成する。図示しないが、実際には、第1の導電層の幅は、第2のエッチング処理前に比べて約0.15μm程度、即ち線幅全体で0.3μm程度後退する。

【0093】

また、上記第2のエッチング処理において、CF₄とCl₂とO₂とをエッチングガスに用いることも可能である。その場合は、それぞれのガス流量比を25/25/10(sccm)とし、1Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成してエッチングを行えばよい。基板側(試料ステージ)にも20WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。CF₄とCl₂とO₂とを用いる場合のWに対するエッチング速度は124.62nm/min、Ta₂N₅に対するエッチング速度は20.67nm/minであり、Ta₂N₅に対するWの選択比は6.05である。従って、W膜が選択的にエッチングされる。

【0094】

次いで、レジストからなるマスクを除去した後、第2のドーピング処理を行って図3(C)の状態を得る。ドーピングは第2の導電層234b～239bを不純物元素に対するマスクとして用い、第1の導電層のテーパー部下方の半導体層に不純物元素が添加されるようにドーピングする。本実施例では、不純物元素としてP(リン)を用い、ドーピング条件をドーズ量 $1.5 \times 10^{14}/\text{cm}^2$ 、加速電圧90keV、イオン電流密度 $0.5 \mu\text{A}/\text{cm}^2$ 、フォスフィン(PH₃)5%水素希釈ガス、ガス流量30sccmにてプラズマドーピングを行った。こうし

て、第1の導電層と重なる低濃度不純物領域241～254を自己整合的に形成する。この低濃度不純物領域241～254へ添加されたリン(P)の濃度は、 $1 \times 10^{17} \sim 1 \times 10^{19}/\text{cm}^3$ であり、且つ、第1の導電層のテーパー部の膜厚に従って濃度勾配を有している。なお、第1の導電層のテーパー部と重なる半導体層において、第1の導電層のテーパー部の端部から内側に向かって不純物濃度(P濃度)が次第に低くなっている。また、高濃度不純物領域222～233にも不純物元素が添加され、高濃度不純物領域255～266を形成する。

【0095】

次いで、後にnチャネル型TFETの活性層となる半導体層をレジストからなるマスク267～269で覆い、第3のドーピング処理を行う。この第3のドーピング処理により、pチャネル型TFETの活性層となる半導体層に前記一導電型(n型)とは逆の導電型(p型)を付与する不純物元素が添加されたp型不純物領域270～273(高濃度不純物領域270a～273a及び低濃度不純物領域270b～273b)を形成する。なお、テーパー部を通過させてドーブするため、p型の低濃度不純物領域270b～273bは、n型の低濃度不純物領域241～254と同様の濃度勾配を有している。(図4(A))第1の導電層234a、236bを不純物元素に対するマスクとして用い、p型を付与する不純物元素を添加してp型不純物領域を形成する。本実施例では、p型不純物領域270～273はジボラン(B_2H_6)を用い、ドーピング条件をドーズ量 $1 \times 10^{15}/\text{cm}^2$ 、加速電圧30keVとしたイオンドーブ法で形成する。なお、第1のドーピング処理及び第2のドーピング処理によって、不純物領域270a～273aにはそれぞれ異なる濃度でリンが添加されているが、そのいずれの領域においてもボロンの濃度が $6 \times 10^{19} \sim 6 \times 10^{20}/\text{cm}^3$ となるようにドーピング処理することにより、pチャネル型TFETのソース領域およびドレイン領域として機能するために何ら問題は生じない。

【0096】

また、第2のエッチング処理で膜減りしない条件、例えば SF_6 をエッチングガスに用いた場合、ボロンのドーピングを容易とするため、第3のドーピング処理の前に絶縁膜207を薄膜化するエッチング(CHF_3 ガスを用いた反応性イ

オンエッチング法（R I E 法））を行ってもよい。

【0097】

次いで、レジストからなるマスク 2 7 4 を形成して第 3 のエッチング処理を行う。この第 3 のエッチング処理では第 1 の導電層のテーパー部のみを選択的にエッチングする。第 3 のエッチング処理は、エッチングガスに W との選択比が高い Cl_3 を用い、I C P エッチング装置を用いて行う。本実施例では、 Cl_3 のガス流量比を 8 0 (s c c m) とし、1. 2 P a の圧力でコイル型の電極に 3 5 0 W の R F (13.56MHz) 電力を投入してプラズマを生成してエッチングを 3 0 秒行った。基板側（試料ステージ）にも 5 0 W の R F (13.56MHz) 電力を投入し、実質的に負の自己バイアス電圧を印加する。第 3 のエッチングにより、第 1 の導電層 2 3 7 c ~ 2 3 9 c が形成される。（図 4 (B)）

【0098】

上記第 3 のエッチング処理によって、画素部には、第 1 の導電層 2 3 7 c ~ 2 3 9 c と重ならず、濃度勾配を有する低濃度不純物領域（L D D 領域）2 4 7 ~ 2 5 4 が形成される。なお、駆動回路において、低濃度不純物領域（G O L D 領域）2 4 1 ~ 2 4 6 は、第 1 の導電層 2 3 4 a ~ 2 3 6 a と重なったままである。このように、各回路に応じて T F T の構造を作り分けている。

【0099】

また、第 1 の導電層 2 3 7 c と第 2 の導電層 2 3 7 b とで形成された電極は、後の工程で形成されるサンプリング回路の n チャネル型 T F T のゲート電極となる。同様に、第 1 の導電層 2 3 8 c と第 2 の導電層 2 3 8 b とで形成された電極は、後の工程で形成される画素部の n チャネル型 T F T のゲート電極となり、第 1 の導電層 2 3 9 c と第 2 の導電層 2 3 9 b とで形成された電極は、後の工程で形成される画素部の保持容量の一方の電極となる。

【0100】

また、本実施例では第 3 のドーピング処理の後に、第 3 のエッチング処理を行った例を示したが、第 3 のエッチング処理を行った後に第 3 のドーピング処理を行ってもよい。

【0101】

次いで、レジストからなるマスク 2 7 4 を除去して第 1 の層間絶縁膜 2 7 5 を形成する。この第 1 の層間絶縁膜 2 7 5 としては、プラズマ C V D 法またはスパッタ法を用い、厚さを 1 0 ~ 2 0 0 n m としてシリコンを含む絶縁膜で形成する。この第 1 の層間絶縁膜は、膜減りした絶縁膜に後でコンタクトホールを形成する際、半導体層をオーバーエッチングしないようにエッチングストッパーとしての機能を果たすものである。本実施例では、プラズマ C V D 法により膜厚 5 0 n m の酸化シリコン膜を形成した。勿論、第 1 の層間絶縁膜 2 7 5 は酸化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。

【 0 1 0 2 】

次いで、図 4 (C) に示すように、それぞれの半導体層に添加された不純物元素を活性化処理する工程を行う。この活性化工程は Y A G レーザーまたはエキシマレーザーを裏面から照射することによって行う。裏面から照射することによって、ゲート電極と絶縁膜を介して重なる不純物領域の活性化を行うことができる。

【 0 1 0 3 】

また、反射板を用いてレーザー光を照射してもよい。その場合、固体レーザー、代表的には Y A G レーザー) で行うことが望ましい。反射板を用いる場合は、図 8 にその簡略図を示したように、鏡面を有する反射板 5 0 4 を用いて、基板 5 0 1 の表面側からと、裏面側からとで線状の Y A G レーザーの第 2 高調波または第 3 高調波を同時に照射する方法を用いた。Y A G レーザーは可視光であるので、基板が透光性を有していれば吸収されず、アモルファスシリコンに吸収される。特に、本実施例のようにゲート電極の下に低濃度不純物領域を設けている場合、ゲート電極と絶縁膜を介して重なる不純物領域の活性化を行うことが非常に困難であった。図 8 に示す反射板を用いた活性化方法によって不純物領域 5 0 6 またはチャネル形成領域 5 0 5 に含まれる不純物元素の活性化を行うことができる。図 8 中、5 0 2 は下地膜、5 0 3 は高濃度不純物領域、5 0 7 はシリンドリカルレンズである。なお、Y A G レーザーアニール法の他にラピッドサーマルアニール法 (R T A 法) を適用することもできる。

【0104】

また、本実施例では、上記活性化の前に第1の層間絶縁膜を形成した例を示したが、上記活性化を行った後、第1の層間絶縁膜を形成する工程としてもよい。

【0105】

次いで、窒化シリコン膜からなる第2の層間絶縁膜276を形成して熱処理（300～550℃で1～12時間の熱処理）を行い、半導体層を水素化する工程を行う。本実施例では、窒素雰囲気中で410℃、1時間の熱処理を行った。この工程は第2の層間絶縁膜276に含まれる水素により半導体層のダングリングボンドを終端する工程である。第1の層間絶縁膜の存在に関係なく半導体層を水素化することができる。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行っても良い。

【0106】

次いで、第2の層間絶縁膜276上に有機絶縁物材料から成る第3の層間絶縁膜277を形成する。本実施例では膜厚1.6μmのアクリル樹脂膜を形成した。次いで、各不純物領域（257、258、261～263、265、270a、271a、272a、273a）に達するコンタクトホールを形成するためのパターニングを行う。本実施例では複数のエッチング処理を行った。本実施例では第2の層間絶縁膜をエッチングストッパーとして第3の層間絶縁膜をエッチングした後、第1の層間絶縁膜をエッチングストッパーとして第2の層間絶縁膜をエッチングしてから第1の層間絶縁膜をエッチングした。

【0107】

次いで、不純物領域（257、258、261～263、270a、271a、272a、273a）とそれぞれ電氣的に接続する電極278～286と、不純物領域265と電氣的に接続する画素電極287を形成する。これらの電極及び画素電極の材料は、AlまたはAgを主成分とする膜、またはそれらの積層膜等の反射性の優れた材料を用いる。

【0108】

以上の様にして、nチャネル型TFT306及びpチャネル型TFT305からなるロジック回路部303と、nチャネル型TFT308及びpチャネル型T

FT307からなるサンプリング回路部304とを有する駆動回路301と、nチャネルTFT309からなる画素TFT及び保持容量310とを有する画素部302とを同一基板上に形成することができる。本明細書中ではこのような基板を便宜上アクティブマトリクス基板と呼ぶ。

【0109】

本実施例では、各回路に応じてTFTの構造が異なっている。

【0110】

画素部のnチャネル型TFT309には、消費電力を低く抑えることが要求され、オフ電流値が十分低いTFT構造とすることが望ましい。また、本実施例では、低濃度不純物領域249～252に濃度勾配を持たせ、さらにゲート電極(238b、238c)と重ならない構造とした。また、nチャネル型TFT309におけるゲート電極の端部は、ゲート絶縁膜を挟んで、チャネル形成領域と低濃度不純物領域との界面と概略一致する。また、各低濃度不純物領域249～252の濃度分布は、チャネル形成領域292、293からの距離が増大するとともに不純物濃度が増加している。

【0111】

なお、本実施例ではnチャネル型TFT309は、ソース領域およびドレイン領域の間に二つのチャネル形成領域を有した構造(ダブルゲート構造)となっているが、本実施例はダブルゲート構造に限定されることなく、チャネル形成領域が一つ形成されるシングルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。

【0112】

また、保持容量310の一方の電極として機能する不純物領域253、254、265、266には、それぞれn型を付与する不純物元素が添加されている。保持容量204は、絶縁膜207を誘電体として、電極239b、239cと、半導体層とで形成している。なお、本実施例では不純物領域と電極239b、239cとが重ならない構造としたが、重なる構造とすれば、さらに容量を増大することができる。なお、本発明は、本実施例の保持容量を形成する構造に限定されず、公知の構造、例えば容量配線を用いた容量を用いることも可能である。

【0113】

また、サンプリング回路部304、代表的にはアナログスイッチ回路のnチャネル型TFT308には、同様にオフ電流値が低いことが好ましい。本実施例では、低濃度不純物領域247、248に濃度勾配を持たせ、さらにゲート電極(237b、237c)と重ならない構造とした。また、各低濃度不純物領域247、248の濃度分布は、チャネル形成領域291からの距離が増大するとともに不純物濃度が増加している。ただし、オン電流値または信頼性を重視するのであれば、低濃度不純物領域がゲート電極と重なる構造としてもよい。

【0114】

また、pチャネル型TFT307は、オン電流値または信頼性を重視するため、低濃度不純物領域272b、273bがゲート電極236a、236bと重なる構造とした。また、各低濃度不純物領域272b、273bの濃度分布は、チャネル形成領域290からの距離が増大するとともに不純物濃度が増加している。また、pチャネル型TFT307におけるゲート電極の端部は、ゲート絶縁膜を挟んで、低濃度不純物領域272b、273bと高濃度不純物領域272a、273aとの界面と概略一致する。

【0115】

また、ロジック回路部のpチャネル型TFT305は、オン電流値または信頼性を重視するため、低濃度不純物領域270b、271bがゲート電極234a、234bと重なる構造とした。また、各低濃度不純物領域270b、271bの濃度分布は、チャネル形成領域288からの距離が増大するとともに不純物濃度が増加している。

【0116】

また、同様にnチャネル型TFT306は、低濃度不純物領域272b、273bがゲート電極235a、235bと重なる構造とした。また、各低濃度不純物領域272b、273bの濃度分布は、チャネル形成領域289からの距離が増大するとともに不純物濃度が増加している。

【0117】

こうして、本実施例では、同一基板上に信頼性の高いTFT306を備えた駆

動回路と、オフ電流値が低減された画素 T F T 3 0 9 とを備えた画素部とを同時に形成することができた。

【 0 1 1 8 】

また、本実施例では、希ガス元素を多量に添加したため、下地膜及び基板にも添加される。なお、希ガス元素に加え、水素、酸素、または水が下地膜及び基板にも添加されるが、ドーピング後の熱処理等により拡散しやすい。一方、希ガス元素は、比較的高温の熱処理等でも拡散、脱離は起きにくい。希ガス元素は、下地膜及び基板のうち、マスク 1 0 6 b で覆われた領域以外の領域、即ち半導体層 2 0 2 ～ 2 0 6 が配置された領域以外の領域に添加される。

【 0 1 1 9 】

[実施例 2]

本実施例では、実施例 1 で作製したアクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を作製する工程を以下に説明する。説明には図 6 を用いる。

【 0 1 2 0 】

まず、実施例 1 に従い、図 5 の状態のアクティブマトリクス基板を得た後、図 5 のアクティブマトリクス基板上に配向膜 4 0 1 を形成しラビング処理を行う。なお、本実施例では配向膜 4 0 1 を形成する前に、アクリル樹脂膜等の有機樹脂膜をパターニングすることによって基板間隔を保持するための柱状のスペーサを所望の位置に形成した。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

【 0 1 2 1 】

次いで、対向基板 4 0 0 を用意する。この対向基板には、着色層 4 0 2、遮光層 4 0 3 が各画素に対応して配置されたカラーフィルタが設けられている。また、駆動回路の部分にも遮光層 4 0 3 を設けた。このカラーフィルタと遮光層とを覆う平坦化膜 4 0 4 を設けた。次いで、平坦化膜 4 0 4 上に透明導電膜からなる対向電極 4 0 5 を画素部に形成し、対向基板の全面に配向膜 4 0 6 を形成し、ラビング処理を施した。

【 0 1 2 2 】

そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール材 4 0 7 で貼り合わせる。シール材 4 0 7 にはフィラーが混入されていて、このフィラーと柱状スペーサによって均一な間隔を持って 2 枚の基板が貼り合わせられる。その後、両基板の間に液晶材料 4 0 8 を注入し、封止剤（図示せず）によって完全に封止する。液晶材料 4 0 8 には公知の液晶材料を用いれば良い。このようにして図 6 に示すアクティブマトリクス型液晶表示装置が完成する。そして、必要があれば、アクティブマトリクス基板または対向基板を所望の形状に分断する。さらに、公知の技術を用いて偏光板等を適宜設けた。そして、公知の技術を用いて F P C を貼りつけた。

【 0 1 2 3 】

こうして得られた液晶モジュールの構成を図 7 の上面図を用いて説明する。なお、図 6 と対応する部分には同じ符号を用いた。

【 0 1 2 4 】

図 7 (A) で示す上面図は、画素部、駆動回路、F P C（フレキシブルプリント配線板：Flexible Printed Circuit）4 1 1 を貼り付ける外部入力端子 4 0 9、外部入力端子と各回路の入力部までを接続する配線 4 1 0 などが形成されたアクティブマトリクス基板と、カラーフィルタなどが設けられた対向基板 4 0 0 とがシール材 4 0 7 を介して貼り合わされている。

【 0 1 2 5 】

ゲート配線側駆動回路 3 0 1 a と重なるように対向基板側に遮光層 4 0 3 a が設けられ、ソース配線側駆動回路 3 0 1 b と重なるように対向基板側に遮光層 4 0 3 b が形成されている。また、画素部 3 0 2 上の対向基板側に設けられたカラーフィルタ 4 0 2 は遮光層と、赤色（R）、緑色（G）、青色（B）の各色の着色層とが各画素に対応して設けられている。実際に表示する際には、赤色（R）の着色層、緑色（G）の着色層、青色（B）の着色層の 3 色でカラー表示を形成するが、これら各色の着色層の配列は任意なものとする。

【 0 1 2 6 】

ここでは、カラー化を図るためにカラーフィルタ 4 0 2 を対向基板に設けているが特に限定されず、アクティブマトリクス基板を作製する際、アクティブマト

リクス基板にカラーフィルタを形成してもよい。

【0127】

また、カラーフィルタにおいて隣り合う画素の間には遮光層が設けられており、表示領域以外の箇所を遮光している。また、ここでは、駆動回路を覆う領域にも遮光層403a、403bを設けているが、駆動回路を覆う領域は、後に液晶表示装置を電子機器の表示部として組み込む際、カバーで覆うため、特に遮光層を設けない構成としてもよい。また、アクティブマトリクス基板を作製する際、アクティブマトリクス基板に遮光層を形成してもよい。

【0128】

また、上記遮光層を設けずに、対向基板と対向電極の間に、カラーフィルタを構成する着色層を複数層重ねた積層で遮光するように適宜配置し、表示領域以外の箇所（各画素電極の間隙）や、駆動回路を遮光してもよい。

【0129】

また、外部入力端子にはベースフィルムと配線から成るFPC411が異方性導電性樹脂で貼り合わされている。さらに補強板で機械的強度を高めている。

【0130】

以上のようにして作製される液晶モジュールは各種電子機器の表示部として用いることができる。

【0131】

〔実施例3〕

本実施例は、実施例1とは、マスクとなる絶縁膜106aの形成後の工程が異なる例を示す。本実施例は、レジストからなるマスクを除去した後、希ガス元素を添加する例である。それ以外の工程は同一であるので、図9では、図2と同じ符号を用いる。

【0132】

まず、実施の形態に従って図1（D）と同じ状態を得る。次いで、実施の形態に従ってレジストからなるマスクを形成し、酸化シリコン膜をパターンニングして酸化シリコン膜からなるマスクを形成する。次いで、レジストからなるマスクを除去した後、希ガス元素を添加する。（図9（A））

【0133】

以降の工程は、実施の形態に従えば、図9(B)～図9(D)の状態が得られ、実施例1に従えば、図6に示すアクティブマトリクス基板が得られる。

【0134】

なお、本実施例は実施例2と組み合わせることが可能である。

【0135】

[実施例4]

本実施例では、実施例1とレジストからなるマスクを形成した後の工程が異なっている。

【0136】

本実施例は、レジストからなるマスクを形成した後、実施例1のように酸化シリコン膜からなる絶縁膜をエッチングすることなく、酸化シリコン膜からなる絶縁膜106aを通過させて希ガス元素を添加する。(図10(A))この際、SIMS分析を行ったニッケルの濃度プロファイルを図20に示す。図20は希ガス元素(ここではAr)を絶縁膜(膜厚 $0.9\mu\text{m}$)を通過させて添加した直後のニッケルの濃度を示している。ニッケルは、半導体膜中に $1\times 10^{18}\sim 1\times 10^{19}/\text{cm}^3$ 存在している。添加した条件は、ドーピングガスとしてアルゴンガス100%、ドーズ量 $4\times 10^{15}/\text{cm}^2$ 、加速電圧90kVである。

【0137】

次いで、ゲッタリングを行うが、酸化シリコンからなる絶縁膜106aで覆ったままの状態で行う。(図10(B))ここでのゲッタリングは、550℃、4時間で行い、その後、SIMS分析を行った結果が図21である。図21からは、ゲッタリングにより半導体膜中のニッケルが検出下限まで除去されたことが示されている。

【0138】

次いで、絶縁膜106aを除去する。(図10(C))

【0139】

次いで、前の工程により希ガス元素が添加されて非晶質化した部分(ゲッタリングサイト)108を選択的にエッチングする。(図10(D))

【0140】

エッチャントとしてダッシュ液、サト液、セコ液等を用いることができる。ただし、セコ液はクロムが含まれているので工業的には不向きである。

【0141】

以上の工程により結晶質シリコンからなる半導体層109のみを残存させることができる。

【0142】

なお、本実施例は実施例2と組み合わせることが可能である。

【0143】

[実施例5]

本実施例では、結晶化処理とゲッタリング処理とを同一処理で行う例を図11に示す。

【0144】

まず、実施の形態に従って、基板601上にブロッキング層602、非晶質半導体膜603を形成する。次いで、ニッケル含有層604を形成する。ここではスパッタ法によりニッケルの薄膜を形成した。

【0145】

次いで、珪素を主成分とする絶縁膜を形成し、該絶縁膜上にレジストからなるマスク606を形成する。次いで、レジストからなるマスクを用いてエッチングを行い絶縁膜を選択的に除去して絶縁膜からなるマスク606を形成する。

【0146】

次いで、レジストからなるマスク606及び絶縁膜からなるマスク605を用いて、希ガス元素を非晶質半導体膜に添加する。図11(C)中、希ガス元素が選択的に添加された領域を不純物領域607として示した。

【0147】

次いで、結晶化とゲッタリングとを両方行うための熱処理または強光の照射を行う。熱処理で行う場合は、500℃～650℃で4～24時間、例えば550℃、4時間で行えばよい。この加熱処理により絶縁膜からなるマスク606と接している非晶質半導体膜がニッケルの作用により結晶化される。この加熱処理で

は、結晶化と同時に、非晶質半導体膜中のニッケルが移動して希ガス元素が添加された不純物領域にゲッタリングされる。図 1 1 (D) の矢印の方向にニッケルが移動する。なお、希ガス元素を添加した領域は、ほとんど結晶化されない。本発明者の実験では、希ガスを添加した場合、リンを添加した場合と比較して熱処理を施しても結晶性が回復しにくい。この比較結果は、図 2 2、図 2 3 で示した。図 2 2 はそれぞれの条件（条件 1 = 加速電圧 8 0 k V、 $1.5 \times 10^{15} / \text{cm}^2$ のドーズ量でリンをドーピング、条件 2 = 加速電圧 8 0 k V、 $1.5 \times 10^{15} / \text{cm}^2$ のドーズ量でリンをドーピングし、加速電圧 9 0 k V、 $2 \times 10^{15} / \text{cm}^2$ のドーズ量でアルゴンをドーピング、条件 3 = 加速電圧 8 0 k V、 $1.5 \times 10^{15} / \text{cm}^2$ のドーズ量でリンをドーピングし、加速電圧 9 0 k V、 $4 \times 10^{15} / \text{cm}^2$ のドーズ量でアルゴンをドーピング、条件 4 = 加速電圧 9 0 k V、 $4 \times 10^{15} / \text{cm}^2$ のドーズ量でアルゴンをドーピング）で添加した直後のラマンスペクトルを示し、図 2 3 は、窒素雰囲気中で 5 5 0 °C、4 時間の熱処理を行った直後のラマンスペクトルを示している。

【 0 1 4 8 】

次いで、マスク 6 0 6 を用いて不純物領域 6 0 9 を除去して、結晶質半導体膜からなる半導体層 6 1 0 を得ることができる。

【 0 1 4 9 】

本実施例では、結晶化とゲッタリングを同時に行うため、スループットが格段に向上する。

【 0 1 5 0 】

また、ブロッキング層 6 0 2、非晶質半導体膜 6 0 3、ニッケル含有層 6 0 4、及びシリコンを主成分とする絶縁膜を大気にふれることなく連続して C V D 法により形成してもよい。

【 0 1 5 1 】

なお、本実施例は実施例 1 または実施例 2 と自由に組み合わせることが可能である。

【 0 1 5 2 】

〔実施例 6〕

本実施例では、マスクを用いて金属元素を選択的に添加する例を図 1 2 に示す。

【0 1 5 3】

まず、実施の形態または実施例 1 に従って、基板 9 0 1 上に下地膜（ブロッキング層）9 0 2、非晶質構造を有する半導体膜 9 0 3 を形成する。次いで、珪素を主成分とする絶縁膜を形成する。なお、この下地膜 9 0 2 と半導体膜 9 0 3 と絶縁膜を大気解放せずに連続で成膜すると不純物が混入しないため、好ましい。

【0 1 5 4】

次いで、レジストからなるマスク 9 0 6 を形成し、エッチングを行って絶縁膜を選択的に除去して絶縁膜からなるマスク 9 0 5 を形成する。（図 1 2 （A））

【0 1 5 5】

次いで、実施の形態または実施例 1 に従って、金属含有層 9 0 7 を形成する。（図 1 2 （B））次いで、実施の形態または実施例 1 に従って結晶化を行い、結晶構造を有する半導体膜 9 0 8 が得られる。（図 1 2 （C））この結晶化では図 1 2 （C）中の矢印で示した方向に結晶成長する。なお、マスク 9 0 5 で覆われていない領域には高濃度のニッケルが存在している。

【0 1 5 6】

次いで、実施の形態に従って、マスク 9 0 5 を用いて希ガス元素を添加し、不純物領域 9 0 9 を形成する。（図 1 2 （D））

【0 1 5 7】

次いで、実施の形態に従って、ゲッタリングを行う。（図 1 2 （E））この際、結晶構造を有する半導体膜のうち、領域 9 1 0、即ち不純物領域 9 0 9 以外の領域は、ゲッタリングにより金属元素が低減された。

【0 1 5 8】

次いで、マスク 9 0 5 を用いて、不純物領域 9 0 9 を除去した後、マスク 9 0 5 を除去して半導体層 9 1 1 を形成する。（図 1 2 （F））

【0 1 5 9】

なお、本実施例は実施例 1 または実施例 2 と自由に組み合わせることが可能である。

【0160】

〔実施例7〕

本実施例は実施の形態1とは異なり、希ガス元素を選択的に添加するマスクと半導体膜のパターニングで使用するマスクとを別々とする例である。図13に本実施例の簡略工程図を示す。

【0161】

まず、実施の形態1に従って、図1(D)と同じ状態を得る。

【0162】

次いで、実施の形態1よりも大きめにレジストからなるマスク1107を形成し、該マスクを用いて酸化シリコン膜をエッチングしてマスク1106bを形成する。次いで、希ガス元素をマスク1106bを用いて選択的に添加してゲッタリングサイト1108を形成する。

【0163】

次いで、マスク1107を除去した後、ゲッタリングを行う。ゲッタリングは、実施の形態1に従って行えばよい。

【0164】

次いで、マスク1106bを除去して、再度レジストからなるマスク1111を形成する。このマスクは半導体膜をパターニングするためのものであり、マスク1107よりも内側に設けられるものである。

【0165】

次いで、マスク1111で覆われた領域以外の半導体膜を除去する。ゲッタリングを行うと、金属元素が希ガス元素を添加した領域の境界に偏析しやすい傾向があることから、希ガス元素を添加した領域付近の半導体膜も除去する。こうして、結晶構造を有する半導体膜1109を形成する。

【0166】

以降の工程は、実施の形態1に従って半導体膜1109を覆う絶縁膜1110を形成すればよい。そして、実施例1に従ってアクティブマトリクス基板を作製する。

【0167】

こうして、得られたアクティブマトリクス基板上のTFTは優れた電気特性を有する。図25にそのTFT ($L/W = 7 \mu\text{m} / 8 \mu\text{m}$ 、駆動回路のnチャネル型TFT、ゲート絶縁膜の膜厚115nm)の電圧/電流特性を電気特性を示す。

【0168】

図25において、TFTのしきい値 (V_{th}) は、1.222V、S値は、0.175V/dec、電界効果移動度 (μ_{FE}) は、 $179.9 \text{ cm}^2/\text{Vs}$ 、オン電流値は、 V_{ds} (ソース領域とドレイン領域の電圧差) = 14Vの時に $2.34 \times 10^{-4} \text{ A}$ 、オフ電流値は、 $V_{ds} = 14 \text{ V}$ の時に $3.7 \times 10^{-12} \text{ A}$ となった。これらの値は全て良好なTFT特性値を示している。

【0169】

なお、本実施例は実施例1乃至6のいずれか一と組み合わせることが可能である。

【0170】

[実施例8]

実施例1では画素電極が反射性を有する金属材料で形成された反射型の表示装置の例を示したが、本実施例では画素電極を透光性を有する導電膜で形成した透過型の表示装置の例を図15に示す。

【0171】

層間絶縁膜800を形成する工程までは実施例1と同じであるので、ここでは省略する。実施例1に従って層間絶縁膜277を形成した後、透光性を有する導電膜からなる画素電極801を形成する。透光性を有する導電膜としては、ITO (酸化インジウム酸化スズ合金)、酸化インジウム酸化亜鉛合金 ($\text{In}_2\text{O}_3 - \text{ZnO}$)、酸化亜鉛 (ZnO) 等を用いればよい。

【0172】

その後、層間絶縁膜800にコンタクトホールを形成する。次いで、画素電極801と重なる接続電極802を形成する。この接続電極802は、コンタクトホールを通じてドレイン領域と接続されている。また、この接続電極802と同時に他のTFTのソース電極またはドレイン電極も形成する。

【 0 1 7 3 】

また、ここでは全ての駆動回路を基板上に形成した例を示したが、駆動回路の一部に数個の IC を用いてもよい。

【 0 1 7 4 】

以上のようにしてアクティブマトリクス基板が形成される。このアクティブマトリクス基板を用い、実施例 2 に従って液晶モジュールを作製し、バックライト 8 0 4、導光板 8 0 5 を設け、カバー 8 0 6 で覆えば、図 1 5 に示すアクティブマトリクス型液晶表示装置が完成する。なお、カバー 8 0 6 と液晶モジュールは接着剤や有機樹脂を用いて貼り合わせる。また、基板と対向基板を貼り合わせる際、枠で囲んで有機樹脂を枠と基板との間に充填して接着してもよい。また、透過型であるので偏光板 8 0 3 は、アクティブマトリクス基板と対向基板の両方に貼り付ける。

【 0 1 7 5 】

なお、本実施例は実施例 1 乃至 7 のいずれか一と組み合わせることが可能である。

【 0 1 7 6 】

〔実施例 9〕

本実施例では、EL (Electro Luminescence) 素子を備えた発光表示装置を作製する例を図 1 6 に示す。

【 0 1 7 7 】

図 1 6 (A) は、EL モジュールを示す上面図、図 1 6 (B) は図 1 6 (A) を A-A' で切断した断面図である。絶縁表面を有する基板 7 0 0 (例えば、ガラス基板、結晶化ガラス基板、もしくはプラスチック基板等) に、画素部 7 0 2、ソース側駆動回路 7 0 1、及びゲート側駆動回路 7 0 3 を形成する。これらの画素部や駆動回路は、実施の形態に従えば得ることができる。また、7 1 8 はシール材、7 1 9 は DLC 膜であり、画素部および駆動回路部はシール材 7 1 8 で覆われ、そのシール材は保護膜 7 1 9 で覆われている。さらに、接着材を用いてカバー材 7 2 0 で封止されている。熱や外力などによる変形に耐えるためカバー材 7 2 0 は基板 7 0 0 と同じ材質のもの、例えばガラス基板を用いることが望

ましく、サンドブラスト法などにより図 1 6 に示す凹部形状（深さ $3 \sim 10 \mu\text{m}$ ）に加工する。さらに加工して乾燥剤 7 2 1 が設置できる凹部（深さ $50 \sim 200 \mu\text{m}$ ）を形成することが望ましい。また、多面取りで EL モジュールを製造する場合、基板とカバー材とを貼り合わせた後、 CO_2 レーザー等を用いて端面が一致するように分断してもよい。

【 0 1 7 8 】

なお、7 0 8 はソース側駆動回路 7 0 1 及びゲート側駆動回路 7 0 3 に入力される信号を伝送するための配線であり、外部入力端子となる F P C（フレキシブルプリントサーキット）7 0 9 からビデオ信号やクロック信号を受け取る。なお、ここでは F P C しか図示されていないが、この F P C にはプリント配線基盤（P W B）が取り付けられていても良い。本明細書における発光装置には、発光装置本体だけでなく、それに F P C もしくは P W B が取り付けられた状態をも含むものとする。

【 0 1 7 9 】

次に、断面構造について図 1 6（B）を用いて説明する。基板 5 0 0 上に絶縁膜 7 1 0 が設けられ、絶縁膜 7 1 0 の上方には画素部 7 0 2、ゲート側駆動回路 5 0 3 が形成されており、画素部 7 0 2 は電流制御用 T F T 7 1 1 とそのドレインに電氣的に接続された画素電極 7 1 2 を含む複数の画素により形成される。また、ゲート側駆動回路 7 0 3 は n チャネル型 T F T 7 1 3 と p チャネル型 T F T 7 1 4 とを組み合わせた C M O S 回路を用いて形成される。

【 0 1 8 0 】

これらの T F T（7 1 1、7 1 3、7 1 4 を含む）は、実施の形態または実施例 1 に従って作製すればよい。

【 0 1 8 1 】

画素電極 7 1 2 は E L 素子の陽極として機能する。また、画素電極 7 1 2 の両端にはバンク 7 1 5 が形成され、画素電極 7 1 2 上には E L 層 7 1 6 および E L 素子の陰極 7 1 7 が形成される。

【 0 1 8 2 】

E L 層 7 1 6 としては、発光層、電荷輸送層または電荷注入層を自由に組み合

わせて E L 層（発光及びそのためのキャリアの移動を行わせるための層）を形成すれば良い。例えば、低分子系有機 E L 材料や高分子系有機 E L 材料を用いればよい。また、E L 層として一重項励起により発光（蛍光）する発光材料（シングレット化合物）からなる薄膜、または三重項励起により発光（リン光）する発光材料（トリプレット化合物）からなる薄膜を用いることができる。また、電荷輸送層や電荷注入層として炭化珪素等の無機材料を用いることも可能である。これらの有機 E L 材料や無機材料は公知の材料を用いることができる。

【 0 1 8 3 】

陰極 7 1 7 は全画素に共通の配線としても機能し、接続配線 7 0 8 を経由して F P C 7 0 9 に電氣的に接続されている。さらに、画素部 7 0 2 及びゲート側駆動回路 7 0 3 に含まれる素子は全て陰極 7 1 7、シール材 7 1 8、及び保護膜 7 1 9 で覆われている。

【 0 1 8 4 】

なお、シール材 7 1 8 としては、できるだけ可視光に対して透明もしくは半透明な材料を用いるのが好ましい。また、シール材 7 1 8 はできるだけ水分や酸素を透過しない材料であることが望ましい。

【 0 1 8 5 】

また、シール材 7 1 8 を用いて発光素子を完全に覆った後、すくなくとも図 1 6 に示すように D L C 膜等からなる保護膜 7 1 9 をシール材 7 1 8 の表面（露呈面）に設けることが好ましい。また、基板の裏面を含む全面に保護膜を設けてもよい。ここで、外部入力端子（F P C）が設けられる部分に保護膜が成膜されないように注意することが必要である。マスクを用いて保護膜が成膜されないようにしてもよいし、C V D 装置でマスキングテープとして用いるテフロン等のテープで外部入力端子部分を覆うことで保護膜が成膜されないようにしてもよい。

【 0 1 8 6 】

以上のような構造で E L 素子をシール材 7 1 8 及び保護膜で封入することにより、E L 素子を外部から完全に遮断することができ、外部から水分や酸素等の E L 層の酸化による劣化を促す物質が侵入することを防ぐことができる。従って、信頼性の高い発光装置を得ることができる。

【0187】

また、画素電極を陰極とし、EL層と陽極を積層して図16とは逆方向に発光する構成としてもよい。図17にその一例を示す。なお、上面図は同一であるので省略する。

【0188】

図17に示した断面構造について以下に説明する。基板1000としては、ガラス基板や石英基板の他にも、半導体基板または金属基板も使用することができる。基板1000上に絶縁膜1010が設けられ、絶縁膜1010の上方には画素部1002、ゲート側駆動回路1003が形成されており、画素部1002は電流制御用TFT1011とそのドレインに電氣的に接続された画素電極1012を含む複数の画素により形成される。また、ゲート側駆動回路1003はnチャンネル型TFT1013とpチャンネル型TFT1014とを組み合わせたCMOS回路を用いて形成される。

【0189】

画素電極1012はEL素子の陰極として機能する。また、画素電極1012の両端にはバンク1015が形成され、画素電極1012上にはEL層1016およびEL素子の陽極1017が形成される。

【0190】

陽極1017は全画素に共通の配線としても機能し、接続配線1008を経由してFPC1009に電氣的に接続されている。さらに、画素部1002及びゲート側駆動回路1003に含まれる素子は全て陽極1017、シール材1018、及びDLC等からなる保護膜1019で覆われている。また、カバー材1021と基板1000とを接着剤で貼り合わせた。また、カバー材には凹部を設け、乾燥剤1021を設置する。

【0191】

なお、シール材1018としては、できるだけ可視光に対して透明もしくは半透明な材料を用いるのが好ましい。また、シール材1018はできるだけ水分や酸素を透過しない材料であることが望ましい。

【0192】

また、図17では、画素電極を陰極とし、EL層と陽極を積層したため、発光方向は図17に示す矢印の方向となっている。

【0193】

なお、本実施例は実施例1乃至8のいずれか一と組み合わせることが可能である。

【0194】

[実施例10]

本実施例では、実施例1とは異なる例を図18に示す。

【0195】

まず、絶縁表面を有する基板11上に導電膜を形成し、パターニングを施すことにより走査線12を形成する。この走査線12は後に形成される活性層を光から保護する遮光層としても機能する。ここでは基板11として石英基板を用い、走査線12としてポリシリコン膜（膜厚50nm）とタングステンシリサイド（W-Si）膜（膜厚100nm）の積層構造を用いた。また、ポリシリコン膜はタングステンシリサイドから基板への汚染を保護するものである。

【0196】

次いで、走査線12を覆う絶縁膜13a、13bを膜厚100～1000nm（代表的には300～500nm）で形成する。ここではCVD法を用いた膜厚100nmの酸化シリコン膜とLPCVD法を用いた膜厚280nmの酸化シリコン膜を積層させた。

【0197】

次いで、非晶質半導体膜を膜厚10～100nmで形成する。ここでは膜厚69nmの非晶質シリコン膜（アモルファスシリコン膜）をLPCVD法を用いて形成した。次いで、この非晶質半導体膜を結晶化させる技術として実施の形態または実施例1に示した技術を用いて結晶化、ゲッタリング、パターニングを行い結晶質シリコン膜の不要な部分を除去して、半導体層14を形成する。

【0198】

次いで、保持容量を形成するため、マスクを形成して半導体層の一部（保持容量とする領域）にリンをドーピングする。

【0199】

次いで、マスクを除去し、半導体層を覆う絶縁膜を形成した後、マスクを形成して保持容量とする領域上の絶縁膜を選択的に除去する。

【0200】

次いで、マスクを除去し、熱酸化を行って絶縁膜（ゲート絶縁膜）15を形成する。この熱酸化によって最終的なゲート絶縁膜の膜厚は80nmとなった。なお、保持容量とする領域上に他の領域より薄い絶縁膜を形成した。

【0201】

次いで、TFTのチャネル領域となる領域にp型またはn型の不純物元素を低濃度に添加するチャネルドーピング工程を全面または選択的に行った。このチャネルドーピング工程は、TFTしきい値電圧を制御するための工程である。なお、ここではジボラン（ B_2H_6 ）を質量分離しないでプラズマ励起したイオンドーピング法でボロンを添加した。もちろん、質量分離を行うイオンインプランテーション法を用いてもよい。

【0202】

次いで、絶縁膜15、及び絶縁膜13a、13b上にマスクを形成し、走査線12に達するコンタクトホールを形成する。そして、コンタクトホールの形成後、マスクを除去する。

【0203】

次いで、導電膜を形成し、パターニングを行ってゲート電極16および容量配線17を形成する。ここでは、リンがドーピングされたシリコン膜（膜厚150nm）とタングステンシリサイド（膜厚150nm）との積層構造を用いた。なお、保持容量は、絶縁膜15を誘電体とし、容量配線17と半導体層の一部とで構成されている。

【0204】

次いで、ゲート電極16および容量配線17をマスクとして自己整合的にリンを低濃度に添加する。この低濃度に添加された領域のリンの濃度が、 $1 \times 10^{16} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ 、代表的には $3 \times 10^{17} \sim 3 \times 10^{18} \text{ atoms/cm}^3$ となるように調整する。

【0205】

次いで、マスクを形成してリンを高濃度に添加し、ソース領域またはドレイン領域となる高濃度不純物領域を形成する。この高濃度不純物領域のリンの濃度が $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ (代表的には $3 \times 10^{19} \sim 3 \times 10^{20} \text{ /cm}^3$) となるように調整する。なお、半導体層14のうち、ゲート電極16と重なる領域はチャネル形成領域となり、マスクで覆われた領域は低濃度不純物領域となりLDD領域として機能する。そして、不純物元素の添加後、マスクを除去する。

【0206】

次いで、画素と同一基板上に形成される駆動回路に用いるpチャネル型TFETを形成するために、マスクでnチャネル型TFETとなる領域を覆い、ボロンを添加してソース領域またはドレイン領域を形成する。

【0207】

次いで、マスク412を除去した後、ゲート電極16および容量配線17を覆うパッシベーション膜18を形成する。ここでは、酸化シリコン膜を70nmの膜厚で形成した。次いで、半導体層にそれぞれの濃度で添加されたn型またはp型不純物元素を活性化するための熱処理または強光の照射処理工程を行う。ここでは裏面からYAGレーザーを照射して活性化を行った。YAGレーザーに代えてエキシマレーザーを照射してもよい。

【0208】

次いで、有機樹脂材料からなる層間絶縁膜19を形成する。ここでは膜厚400nmのアクリル樹脂膜を用いた。次いで、半導体層に達するコンタクトホールを形成した後、電極20及びソース配線21を形成する。本実施例では電極20及びソース配線21を、Ti膜を100nm、Tiを含むアルミニウム膜を300nm、Ti膜150nmをスパッタ法で連続して形成した3層構造の積層膜とした。

【0209】

次いで、水素化処理をおこなった後、アクリルからなる層間絶縁膜22を形成する。次いで、層間絶縁膜22上に遮光性を有する導電膜100nmを成膜し、

遮光層 2 3 を形成する。次いで、層間絶縁膜 2 4 を形成する。次いで、電極 2 0 に達するコンタクトホール形成する。次いで、1 0 0 n m の透明導電膜（ここでは酸化インジウム・スズ（I T O）膜）を形成した後、パターニングして画素電極 2 5 を形成する。

【 0 2 1 0 】

なお、本実施例は一例であって本実施例の工程に限定されないことはいうまでもない。例えば、各導電膜としては、タンタル（T a）、チタン（T i）、モリブデン（M o）、タングステン（W）、クロム（C r）、シリコン（S i）から選ばれた元素、または前記元素を組み合わせた合金膜（代表的には、M o - W 合金、M o - T a 合金）を用いることができる。また、各絶縁膜としては、酸化シリコン膜や窒化シリコン膜や酸化窒化シリコン膜や有機樹脂材料（ポリイミド、アクリル、ポリアミド、ポリイミドアミド、B C B（ベンゾシクロブテン）等）膜を用いることができる。

【 0 2 1 1 】

また、本実施例においては、絶縁膜 1 3 a、1 3 b にも希ガス元素が添加された。ただし、希ガス元素が添加された領域は、半導体層 1 4 が設けられている領域以外である。

【 0 2 1 2 】

なお、本実施例は実施例 1 乃至 9 のいずれか一と組み合わせることが可能である。

【 0 2 1 3 】

[実施例 1 1]

実施例 1 では、トップゲート型 T F T を例に説明したが、本発明は図 1 9 に示すボトムゲート型 T F T にも適用することができる。

【 0 2 1 4 】

図 1 9（A）は、画素部の画素の一つを拡大した上面図であり、図 1 9（A）において、点線 A - A' で切断した部分が、図 1 9（B）の画素部の断面構造に相当する。

【 0 2 1 5 】

図 1 9 に示す画素部において、画素 T F T 部は N チャンネル型 T F T で形成されている。基板上 5 1 にゲート電極 5 2 が形成され、その上に窒化珪素からなる第 1 絶縁膜 5 3 a、酸化珪素からなる第 2 絶縁膜 5 3 b が設けられている。また、第 2 絶縁膜上には、活性層としてソース領域またはドレイン領域 5 4 ~ 5 6 と、チャンネル形成領域 5 7、5 8 と、前記ソース領域またはドレイン領域とチャンネル形成領域の間に L D D 領域 5 9、6 0 が形成される。また、チャンネル形成領域 5 7、5 8 は絶縁層 6 1、6 2 で保護される。絶縁層 6 1、6 2 及び活性層を覆う第 1 の層間絶縁膜 6 3 にコンタクトホールを形成した後、ソース領域 5 4 に接続する配線 6 4 が形成され、ドレイン領域 5 6 に配線 6 5 が接続され、さらにその上にパッシベーション膜 6 6 が形成される。そして、その上に第 2 の層間絶縁膜 6 7 が形成される。さらに、その上に第 3 の層間絶縁膜 6 8 が形成され、I T O、 SnO_2 等の透明導電膜からなる画素電極 6 9 が配線 6 5 と接続される。また、7 0 は画素電極 6 9 と隣接する画素電極である。

【 0 2 1 6 】

本実施例では、活性層を上記実施の形態に従って形成する。

【 0 2 1 7 】

本実施例では一例としてチャンネルストップ型のボトムゲート型の T F T の例を示したが特に限定されない。

【 0 2 1 8 】

なお、本実施例では、画素部の画素 T F T のゲート配線をダブルゲート構造としているが、オフ電流のバラツキを低減するために、トリプルゲート構造等のマルチゲート構造としても構わない。また、開口率を向上させるためにシングルゲート構造としてもよい。

【 0 2 1 9 】

また、画素部の容量部は、第 1 絶縁膜及び第 2 絶縁膜を誘電体として、容量配線 7 1 と、ドレイン領域 5 6 とで形成されている。

【 0 2 2 0 】

なお、図 1 9 で示した画素部はあくまで一例に過ぎず、特に上記構成に限定されないことはいふまでもない。

【 0 2 2 1 】

なお、本実施例は実施例 1 乃至 1 0 のいずれか一と組み合わせることが可能である。

【 0 2 2 2 】

[実施例 1 2]

本実施例では、実施例 1 と異なるプロセスでアクティブマトリクス基板を作製した例について図 3 0 ～ 3 2 に示す。

【 0 2 2 3 】

本実施例は、基板 1 6 0 0 上に下地膜 1 6 0 0 (酸化窒化シリコン膜 1 6 0 1 a、酸化窒化シリコン膜 1 6 0 1 b の積層) を設け、その上に半導体層 1 6 0 2 ～ 1 6 0 6 を形成し、絶縁膜 1 6 0 7 を形成し、該絶縁膜上に第 1 の導電膜 1 6 0 8 と、第 2 の導電膜 1 6 0 9 とを積層形成する工程は、実施例 1 と同一である。また、半導体層の形成は実施の形態に従って形成すればよい。従って、詳しい説明はここでは省略する。なお、図 3 0 (A) は、図 3 (A) と同じ状態を示している。

【 0 2 2 4 】

次いで、実施例 3 と同様な方法で第 1 のエッチング処理を行い、第 1 の導電層と第 2 の導電層から成る第 1 の形状の導電層 1 6 1 6 ～ 1 6 2 1 (第 1 の導電層 1 6 1 6 a ～ 1 6 2 1 a と第 2 の導電層 1 6 1 6 b ～ 1 6 2 1 b) を形成する。(図 3 0 (B)) なお、この工程までが実施例 1 と同一である。

【 0 2 2 5 】

そして、本実施例は、第 1 のエッチング処理に引き続き、レジストからなるマスクを除去せずに第 2 のエッチング処理を行う。ここでは、エッチング用ガスに SF_6 と Cl_2 と O_2 とを用い、それぞれのガス流量比を 2 4 / 1 2 / 2 4 (s c c m) とし、1 . 3 Pa の圧力でコイル型の電極に 7 0 0 W の R F (13.56MHz) 電力を投入してプラズマを生成してエッチングを 2 5 秒行った。基板側 (試料ステージ) にも 1 0 W の R F (13.56MHz) 電力を投入し、実質的に負の自己バイアス電圧を印加する。第 2 のエッチング処理での W に対するエッチング速度は 2 2 7 . 3 n m / m i n、T a N に対するエッチング速度は 3 2 . 1 n m / m i n であ

り、TaNに対するWの選択比は7.1であり、絶縁膜1607であるSiONに対するエッチング速度は33.7nm/minであり、TaNに対するWの選択比は6.83である。このようにエッチングガス用ガスにSF₆を用いた場合、絶縁膜1607との選択比が高いので膜減りを抑えることができる。また、駆動回路のTFTにおいては、テーパー部のチャネル長方向の幅が長ければ長いほど信頼性が高いため、テーパー部を形成する際、SF₆を含むエッチングガスでドライエッチングを行うことが有効である。

【0226】

この第2のエッチング処理によりWのテーパー角は70°となった。この第2のエッチング処理により第2の導電層1622b~1627bを形成する。一方、第1の導電層は、ほとんどエッチングされず、第1の導電層1622a~1627aを形成する。また、上記第2のエッチング処理において、CF₄とCl₂とO₂とをエッチングガスに用いることも可能である。

【0227】

次いで、レジストからなるマスクを除去した後、第1のドーピング処理を行って図30(C)の状態を得る。ドーピングは第1の導電層1622a~1627aを不純物元素に対するマスクとして用いて第1の導電層のテーパー部下方の半導体層に不純物元素が添加されないようにドーピングする。本実施例では、不純物元素としてP(リン)を用い、フォスフィン(PH₃)5%水素希釈ガス、ガス流量30sccmにてプラズマドーピングを行った。こうして、第1の導電層と重なる低濃度不純物領域(n⁺領域)1628を自己整合的に形成する。この低濃度不純物領域1628へ添加されたリン(P)の濃度は、 $1 \times 10^{17} \sim 1 \times 10^{19}/\text{cm}^3$ である。

【0228】

また、第1のドーピング処理は、第1の導電層のテーパー部下方の半導体層に不純物元素が添加されるようにドーピングしてもよい。その場合には、第1の導電層のテーパー部の膜厚に従って濃度勾配を有することになる。

【0229】

次いで、レジストからなるマスク1629~1630を形成した後、第2のド

ーピング処理を行い、半導体層にn型を付与する不純物元素を添加する。(図31(A))なお、後にpチャネル型TFTの活性層となる半導体層はマスク1629、1630で覆う。ドーピング処理はイオンドープ法、若しくはイオン注入法で行えば良い。ここでは、n型を付与する不純物元素としてリンを用い、フォスフィン(PH_3)5%水素希釈ガスとしたイオンドープ法を用いて添加する。

【0230】

第2のドーピング処理により、後にロジック回路部のnチャネル型TFTとなる半導体層1603には、導電層1623がリンに対するマスクとなり、自己整合的に高濃度不純物領域(n^+ 領域)1643、1644が形成される。また、この第2のドーピング処理時、テーパー部の下方にも添加して低濃度不純物領域(n^- 領域)1633、1634を形成する。よって、後に形成されるロジック回路部のnチャネル型TFTは、ゲート電極と重なる領域(GOLD領域)のみを備える。なお、低濃度不純物領域(n^- 領域)1633、1634においては、第1の導電層のテーパー部と重なる半導体層において、第1の導電層のテーパー部の端部から内側に向かって不純物濃度(P濃度)が次第に低くなっている。

【0231】

また、第2のドーピング処理により、後にサンプリング回路部のnチャネル型TFTとなる半導体層1605には、マスク1631で覆われなかった領域に高濃度不純物領域1645、1646が形成され、マスク1631で覆われた領域には低濃度不純物領域(n^{--} 領域)1635、1636が形成される。従って、後にサンプリング回路部のnチャネル型TFTは、ゲート電極と重ならない低濃度不純物領域(LDD領域)のみを備える。

【0232】

また、第2のドーピング処理により、後に画素部のnチャネル型TFTとなる半導体層1606には、マスク1632で覆われなかった領域に高濃度不純物領域1647~1650が形成され、マスク1632で覆われた領域には低濃度不純物領域(n^{--} 領域)1637~1640が形成される。従って、後に画素部のnチャネル型TFTは、ゲート電極と重ならない低濃度不純物領域(LDD領域)のみを備える。また、後に画素部の容量部となる領域には、自己整合的に高濃

度不純物領域 1 6 5 0 が形成され、テーパー部の下方には低濃度不純物領域（n 領域）1 6 4 1、1 6 4 2 が形成される。

【0 2 3 3】

第 2 のドーピング処理により、高濃度不純物領域 1 6 4 3 ～ 1 6 5 0 には、 $3 \times 10^{19} \sim 1 \times 10^{21} / \text{cm}^3$ の濃度範囲で n 型を付与する不純物元素が添加される。

【0 2 3 4】

また、第 2 のドーピング処理の前後で希ガス元素を添加してもよく、その場合、後の熱処理でさらにゲッタリングすることができる。また、その場合には全ての半導体層の端部に添加されるようなマスクを第 2 のドーピング処理で用いることが望ましい。

【0 2 3 5】

次いで、マスク 1 6 2 9 ～ 1 6 3 2 を除去した後、後に n チャネル型 T F T の活性層となる半導体層をレジストからなるマスク 1 6 5 1 ～ 1 6 5 3 で覆い、第 3 のドーピング処理を行う。（図 3 1 （B））テーパー部を通過して p 型の不純物元素が添加され、低濃度で p 型の不純物元素を含む領域（ゲート電極と重なる領域（G O L D 領域）1 6 5 4 b ～ 1 6 5 7 b）が形成される。この第 3 のドーピング処理により、低濃度で n 型の不純物元素をふくみ、且つ高濃度で p 型の不純物元素を含む領域 1 6 5 4 a ～ 1 6 5 7 a を形成する。領域 1 6 5 4 a ～ 1 6 5 7 a には低濃度のリンが含まれているが、ボロンの濃度を $6 \times 10^{19} \sim 6 \times 10^{20} / \text{cm}^3$ となるようにドーピング処理し、p チャネル型 T F T のソース領域およびドレイン領域として機能するために何ら問題は生じない。

【0 2 3 6】

また、本実施例では第 1 のドーピング処理、第 2 のドーピング処理、第 3 のドーピング処理の順に行ったが、特に限定されず、工程順序を自由に変更してもよい。

【0 2 3 7】

次いで、レジストからなるマスク 1 6 5 1 ～ 1 6 5 3 を除去して、第 1 の層間絶縁膜 1 6 5 8 を形成する。この第 1 の層間絶縁膜 1 6 5 8 としては、プラズマ

CVD法またはスパッタ法を用い、厚さを10～200nmとしてシリコンを含む絶縁膜で形成する。

【0238】

次いで、図31(C)に示すように、それぞれの半導体層に添加された不純物元素を活性化処理する工程を行う。この活性化工程はYAGレーザーまたはエキシマレーザーを裏面から照射することによって行う。裏面から照射することによって、ゲート電極と絶縁膜を介して重なる不純物領域の活性化を行うことができる。

【0239】

また、本実施例では、上記活性化の前に第1の層間絶縁膜を形成した例を示したが、上記活性化を行った後、第1の層間絶縁膜を形成する工程としてもよい。

【0240】

次いで、窒化シリコン膜からなる第2の層間絶縁膜1659を形成して熱処理(300～550℃で1～12時間の熱処理)を行い、半導体層を水素化する工程を行う。本実施例では、窒素雰囲気中で410℃、1時間の熱処理を行った。この工程は第2の層間絶縁膜1659に含まれる水素により半導体層のダングリングボンドを終端する工程である。第1の層間絶縁膜の存在に関係なく半導体層を水素化することができる。水素化の他の手段として、プラズマ水素化(プラズマにより励起された水素を用いる)を行っても良い。

【0241】

次いで、第2の層間絶縁膜1659上に有機絶縁物材料から成る第3の層間絶縁膜1660を形成する。本実施例では膜厚1.6μmのアクリル樹脂膜を形成した。次いで、各高濃度不純物領域に達するコンタクトホールを形成するためのパターニングを行う。本実施例では複数のエッチング処理を行った。本実施例では第2の層間絶縁膜をエッチングストッパーとして第3の層間絶縁膜をエッチングした後、第1の層間絶縁膜をエッチングストッパーとして第2の層間絶縁膜をエッチングしてから第1の層間絶縁膜をエッチングした。

【0242】

次いで、高濃度不純物領域とそれぞれ電氣的に接続する電極1661～166

9 と、高濃度不純物領域 1 6 4 9 と電氣的に接続する画素電極 1 6 7 0 を形成する。これらの電極及び画素電極の材料は、A l または A g を主成分とする膜、またはそれらの積層膜等の反射性の優れた材料を用いる。

【 0 2 4 3 】

以上の様にして、n チャンネル型 T F T 1 7 0 6 及び p チャンネル型 T F T 1 7 0 5 からなるロジック回路部 1 7 0 3 と、n チャンネル型 T F T 1 7 0 8 及び p チャンネル型 T F T 1 7 0 7 からなるサンプリング回路部 1 7 0 4 とを有する駆動回路 1 7 0 1 と、n チャンネル T F T 1 7 0 9 からなる画素 T F T 及び保持容量 1 7 1 0 とを有する画素部 1 7 0 2 とを同一基板上に形成することができる。(図 3 2)

【 0 2 4 4 】

なお、本実施例では n チャンネル型 T F T 1 7 0 9 は、ソース領域およびドレイン領域の間に二つのチャンネル形成領域を有した構造(ダブルゲート構造)となっているが、本実施例はダブルゲート構造に限定されることなく、チャンネル形成領域が一つ形成されるシングルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。

【 0 2 4 5 】

本実施例では、第 2 のドーピング処理により、自己整合的またはマスクによって各回路に適した高濃度不純物領域を作り分けることを特徴としている。n チャンネル型 T F T 1 7 0 6、1 7 0 8、1 7 0 9 の T F T の構造は、いずれも低濃度ドレイン(LDD: Lightly Doped Drain)構造となっている。この構造はチャンネル形成領域と、高濃度に不純物元素を添加して形成するソース領域またはドレイン領域との間に低濃度に不純物元素を添加した領域を設けたものであり、この領域を LDD 領域と呼んでいる。さらに n チャンネル型 T F T 1 7 0 6 は、ゲート絶縁膜を介して LDD 領域をゲート電極と重ねて配置させた、いわゆる G O L D (Gate-drain Overlapped LDD) 構造である。また、n チャンネル型 T F T 1 7 0 8、1 7 0 9 は、ゲート電極と重ならない領域(LDD 領域)のみを備えている構造である。なお、本明細書では、絶縁膜を介してゲート電極と重なる低濃度不純物領域(n^- 領域)を G O L D 領域と呼び、ゲート電極と重ならない低濃度不

純物領域（ n^{++} 領域）をLDD領域と呼ぶ。このゲート電極と重ならない領域（LDD領域）のチャネル方向の幅は、第2のドーピング処理時のマスクを適宜変更することで自由設定することができる。また、第1のドーピング処理の条件を変え、テーパ部下方にも不純物元素が添加されるようにすれば、 n チャネル型TFT1708、1709は、ゲート電極と重なる領域（GOLD領域）と、ゲート電極と重ならない領域（LDD領域）とを両方備えた構造とすることも可能である。

【0246】

なお、本実施例は実施例1乃至12のいずれか一と自由に組み合わせることが可能である。

【0247】

[実施例13]

本発明を実施して形成された駆動回路や画素部は様々なモジュール（アクティブマトリクス型液晶モジュール、アクティブマトリクス型ELモジュール、アクティブマトリクス型ECモジュール）に用いることができる。即ち、それらを表示部に組み込んだ電子機器全てに本発明を実施できる。

【0248】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、プロジェクタ、カーステレオ、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）などが挙げられる。それらの一例を図33～図35に示す。

【0249】

図33（A）はパーソナルコンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。本発明を表示部2003に適用することができる。

【0250】

図33（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を

含む。本発明を表示部 2 1 0 2 に適用することができる。

【 0 2 5 1 】

図 3 3 (C) はモバイルコンピュータ (モービルコンピュータ) であり、本体 2 2 0 1、カメラ部 2 2 0 2、受像部 2 2 0 3、操作スイッチ 2 2 0 4、表示部 2 2 0 5 等を含む。本発明は表示部 2 2 0 5 に適用できる。

【 0 2 5 2 】

図 3 3 (D) はゴーグル型ディスプレイであり、本体 2 3 0 1、表示部 2 3 0 2、アーム部 2 3 0 3 等を含む。本発明は表示部 2 3 0 2 に適用することができる。

【 0 2 5 3 】

図 3 3 (E) はプログラムを記録した記録媒体 (以下、記録媒体と呼ぶ) を用いるプレーヤーであり、本体 2 4 0 1、表示部 2 4 0 2、スピーカ部 2 4 0 3、記録媒体 2 4 0 4、操作スイッチ 2 4 0 5 等を含む。なお、このプレーヤーは記録媒体として DVD (Digital Versatile Disc)、CD 等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。本発明は表示部 2 4 0 2 に適用することができる。

【 0 2 5 4 】

図 3 3 (F) はデジタルカメラであり、本体 2 5 0 1、表示部 2 5 0 2、接眼部 2 5 0 3、操作スイッチ 2 5 0 4、受像部 (図示しない) 等を含む。本発明を表示部 2 5 0 2 に適用することができる。

【 0 2 5 5 】

図 3 4 (A) はフロント型プロジェクターであり、投射装置 2 6 0 1、スクリーン 2 6 0 2 等を含む。本発明は投射装置 2 6 0 1 の一部を構成する液晶モジュール 2 8 0 8 に適用することができる。

【 0 2 5 6 】

図 3 4 (B) はリア型プロジェクターであり、本体 2 7 0 1、投射装置 2 7 0 2、ミラー 2 7 0 3、スクリーン 2 7 0 4 等を含む。本発明は投射装置 2 7 0 2 の一部を構成する液晶モジュール 2 8 0 8 に適用することができる。

【 0 2 5 7 】

なお、図34 (C) は、図34 (A) 及び図34 (B) 中における投射装置2601、2702の構造の一例を示した図である。投射装置2601、2702は、光源光学系2801、ミラー2802、2804～2806、ダイクロイックミラー2803、プリズム2807、液晶モジュール2808、位相差板2809、投射光学系2810で構成される。投射光学系2810は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図34 (C) 中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

【0258】

また、図34 (D) は、図34 (C) 中における光源光学系2801の構造の一例を示した図である。本実施例では、光源光学系2801は、リフレクター2811、光源2812、レンズアレイ2813、2814、偏光変換素子2815、集光レンズ2816で構成される。なお、図34 (D) に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0259】

ただし、図34に示したプロジェクターにおいては、透過型の電気光学装置を用いた場合を示しており、反射型の電気光学装置及びELモジュールでの適用例は図示していない。

【0260】

図35 (A) は携帯電話であり、本体2901、音声出力部2902、音声入力部2903、表示部2904、操作スイッチ2905、アンテナ2906、画像入力部 (CCD、イメージセンサ等) 2907等を含む。本発明を表示部2904に適用することができる。

【0261】

図35 (B) は携帯書籍 (電子書籍) であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を

含む。本発明は表示部 3 0 0 2、3 0 0 3 に適用することができる。

【0 2 6 2】

図 3 5 (C) はディスプレイであり、本体 3 1 0 1、支持台 3 1 0 2、表示部 3 1 0 3 等を含む。本発明は表示部 3 1 0 3 に適用することができる。

【0 2 6 3】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器の作製方法に適用することが可能である。また、本実施例の電子機器は実施例 1 ~ 1 2 のどのような組み合わせからなる構成を用いても実現することができる。

【0 2 6 4】

【発明の効果】

本発明により、熱処理を用いて結晶化を行い、活性化を熱処理以外の方法で行う場合は、高温熱処理 2 回（結晶化、ゲッタリング）に抑えることができ、強光により結晶化を行い、活性化を熱処理以外の方法で行う場合には、高温熱処理 1 回（ゲッタリング）に抑えることができる。

【0 2 6 5】

また、希ガスを添加する処理時間は、1 分または 2 分程度の短時間で高濃度の希ガス元素を半導体膜に添加することができるため、リンを用いたゲッタリングと比較してスループットが格段に向上する。

【0 2 6 6】

また、リンを用いたゲッタリングと比較して、希ガス元素の添加による本発明のゲッタリング能力は高く、さらに高濃度、例えば $1 \times 10^{20} \sim 5 \times 10^{21} / \text{cm}^3$ で添加できるため、結晶化に用いる金属元素の添加量を多くすることができる。即ち、結晶化に用いる金属元素の添加量を多くすることによって結晶化の処理時間をさらに短時間で行うことが可能となる。また、結晶化の処理時間を変えない場合には、結晶化に用いる金属元素の添加量を多くすることによって、さらなる低温で結晶化することができる。また、結晶化に用いる金属元素の添加量を多くすることによって、自然核の発生を低減することができ、良好な結晶質半導体膜を形成することができる。

【図面の簡単な説明】

- 【図 1】 半導体層の作製工程を示す図。
- 【図 2】 半導体層の作製工程を示す図。
- 【図 3】 AM-LCD の作製工程を示す図。
- 【図 4】 AM-LCD の作製工程を示す図。
- 【図 5】 AM-LCD の作製工程を示す図。
- 【図 6】 アクティブマトリクス型液晶表示装置の断面構造図
- 【図 7】 液晶モジュールの外観を示す図。
- 【図 8】 活性化工程を示す図。
- 【図 9】 半導体層の作製工程を示す図。
- 【図 1 0】 半導体層の作製工程を示す図。
- 【図 1 1】 半導体層の作製工程を示す図。
- 【図 1 2】 半導体層の作製工程を示す図。
- 【図 1 3】 半導体層の作製工程を示す図。
- 【図 1 4】 希ガス元素の濃度分布を示す図。
- 【図 1 5】 透過型の例を示す図。
- 【図 1 6】 EL モジュールを示す上面図及び断面図。
- 【図 1 7】 EL モジュールを示す断面図。
- 【図 1 8】 アクティブマトリクス型液晶表示装置の断面構造図。
- 【図 1 9】 アクティブマトリクス型液晶表示装置の断面構造図。
- 【図 2 0】 アニール前のニッケル濃度を示すグラフ。
- 【図 2 1】 アニール後のニッケル濃度を示すグラフ。
- 【図 2 2】 アニール前のラマンスペクトルを示すグラフ。
- 【図 2 3】 アニール後のラマンスペクトルを示すグラフ。
- 【図 2 4】 E × B スペクトルデータを示すグラフ。
- 【図 2 5】 TFT における電圧／電流特性を示す図。
- 【図 2 6】 ゲッタリングされる領域（幅 5 0 μ m）におけるエッチピット密度と加熱温度と加熱時間との関係を示す図。
- 【図 2 7】 ゲッタリングされる領域（幅 3 0 μ m）におけるエッチピット密度と加熱温度と加熱時間との関係を示す図。

【図 2 8】 ゲッタリングされる領域（幅 $30\mu\text{m}$ ）におけるエッチピット密度と加熱温度と加熱時間との関係を示す図。

【図 2 9】 ゲッタリング後の FPM 処理により観察されるエッチピットを示す簡略図。

【図 3 0】 AM-LCD の作製工程を示す図。

【図 3 1】 AM-LCD の作製工程を示す図。

【図 3 2】 AM-LCD の作製工程を示す図。

【図 3 3】 電子機器の一例を示す図。

【図 3 4】 電子機器の一例を示す図。

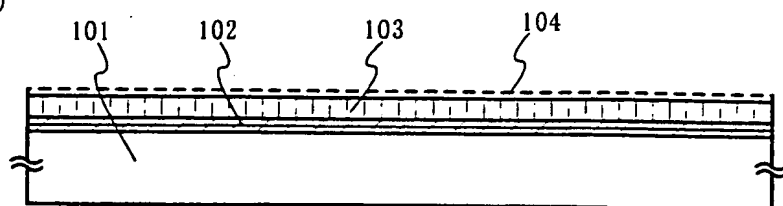
【図 3 5】 電子機器の一例を示す図。

【図 3 6】 ゲッタリング後に FPM 処理を行った後の観察写真図。

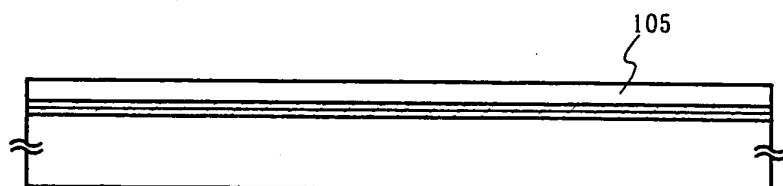
【書類名】 図面

【図 1】

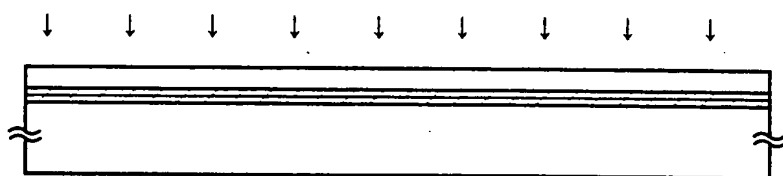
(A)



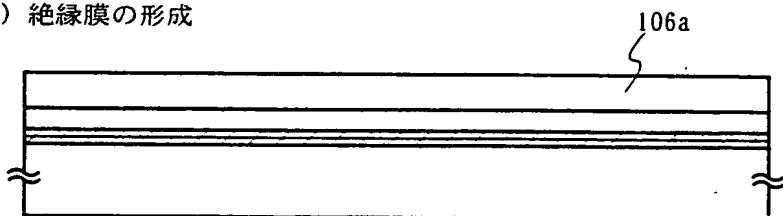
(B) 結晶化 (加熱orRTA)



(C) 光の照射 (レーザーorRTAorレーザー+RTA)

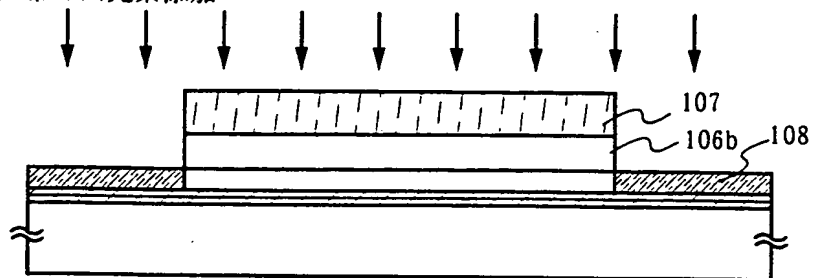


(D) 絶縁膜の形成

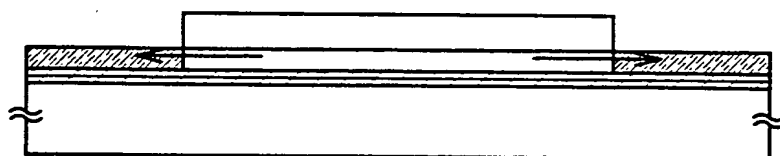


【図 2】

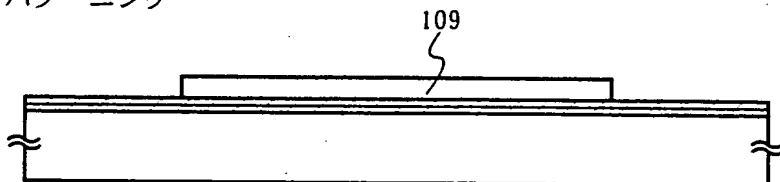
(A) 希ガス元素添加



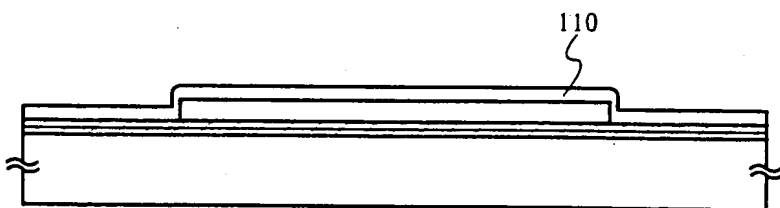
(B) ゲッターリング処理（加熱or R T A or 加熱 + R T A）



(C) パターニング

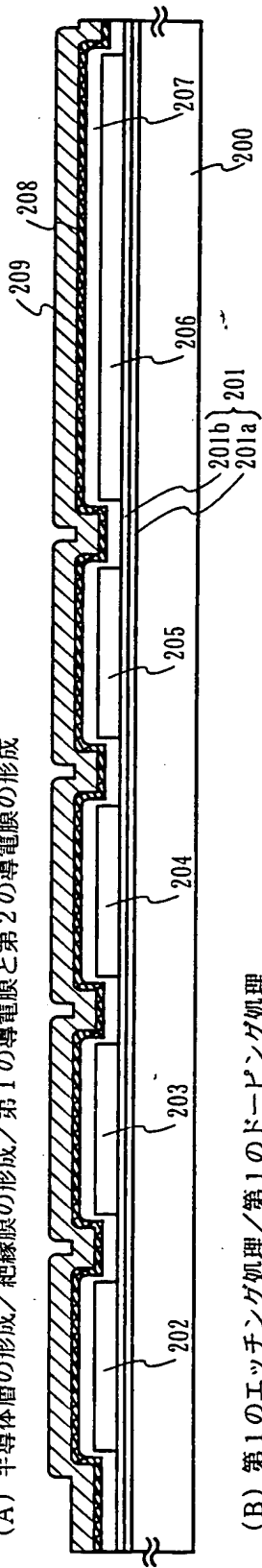


(D) 絶縁膜の形成

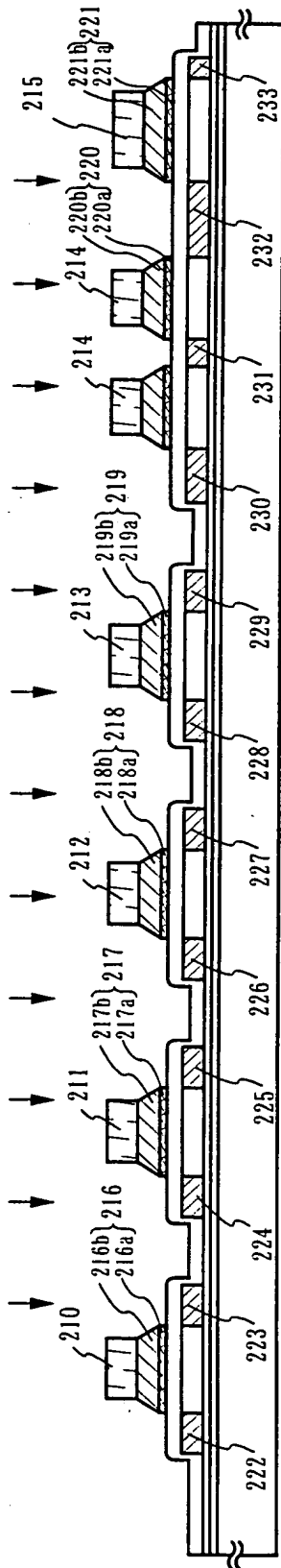


【図 3】

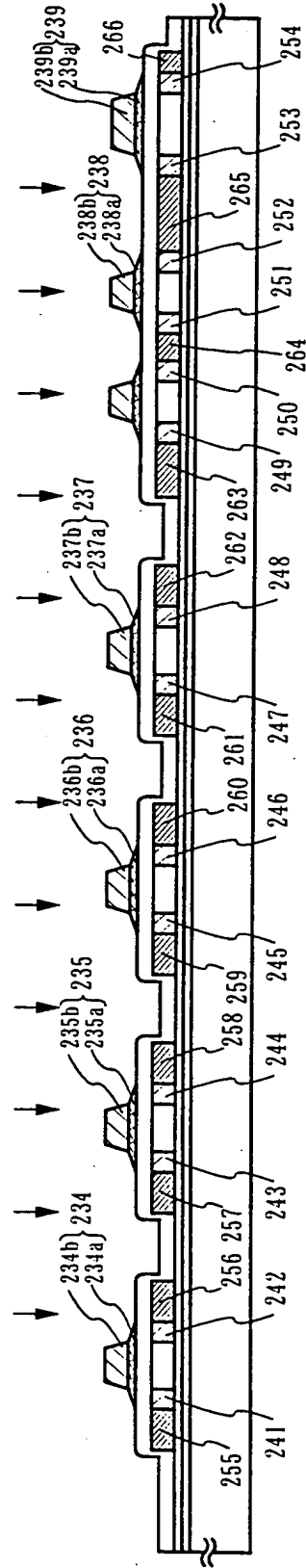
(A) 半導体層の形成/絶縁膜の形成/第1の導電膜と第2の導電膜の形成



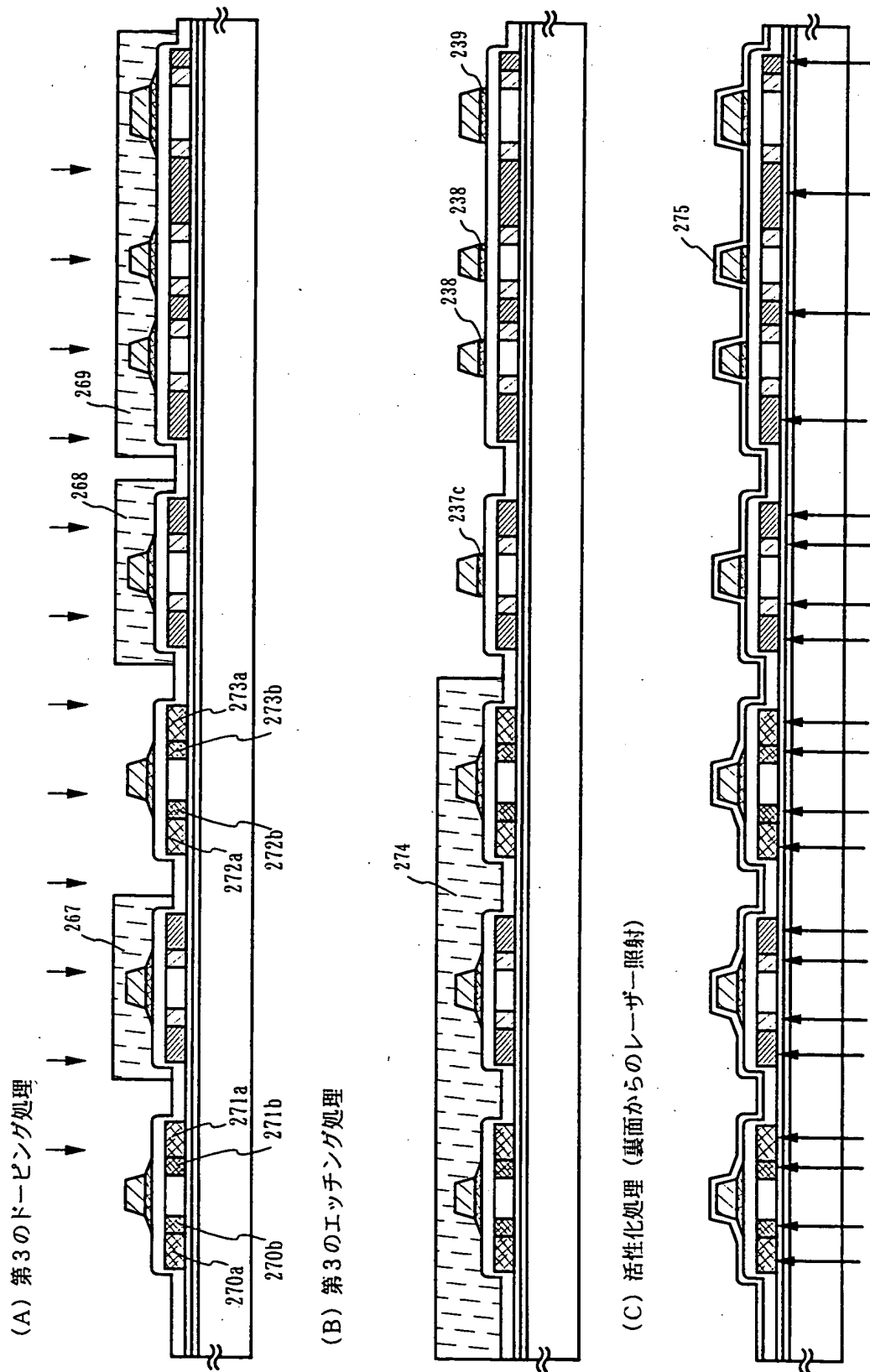
(B) 第1のエッチング処理/第1のドーピング処理



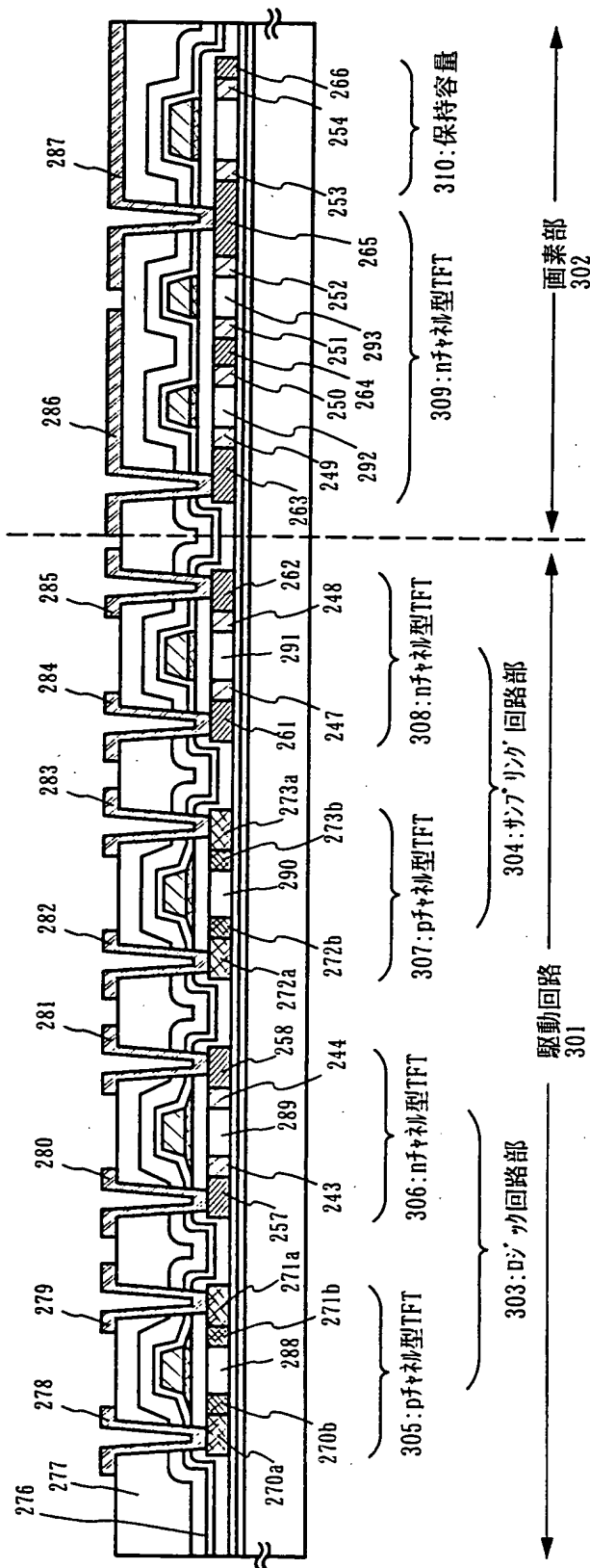
(C) 第2のエッチング処理/マスク除去/第2のドーピング処理



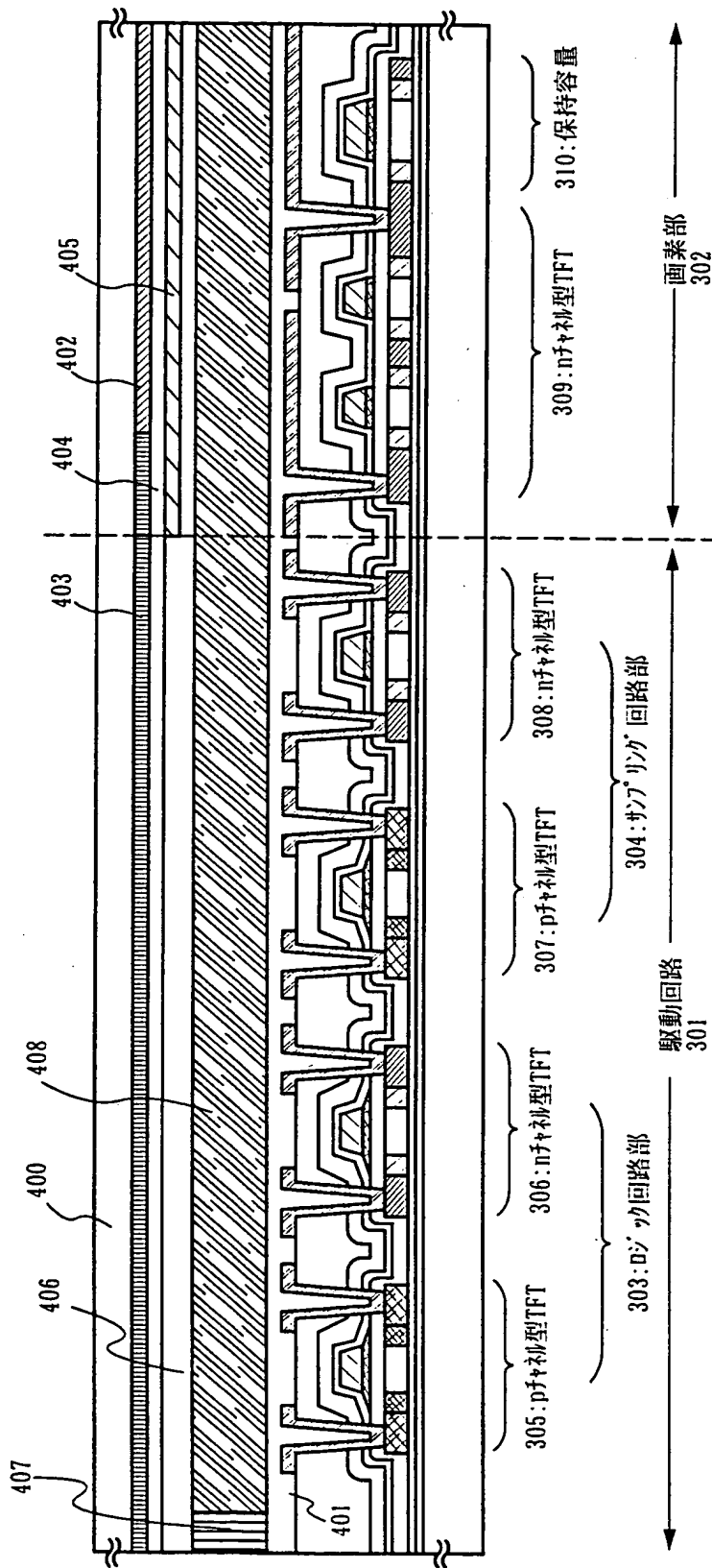
【図 4】



【図5】

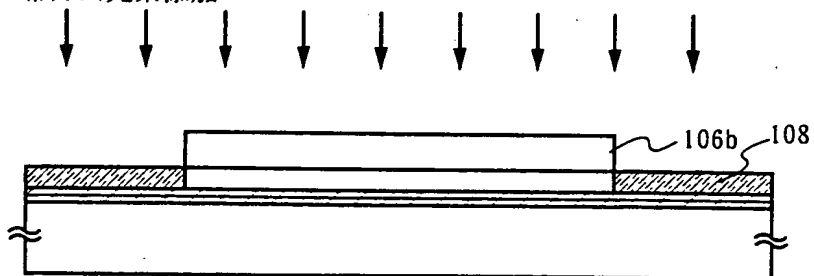


【図 6】

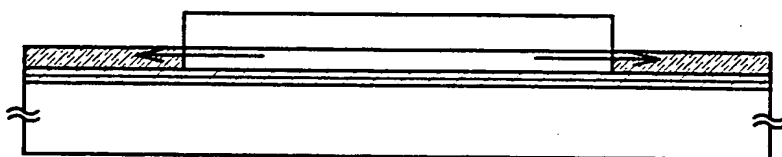


【図 9】

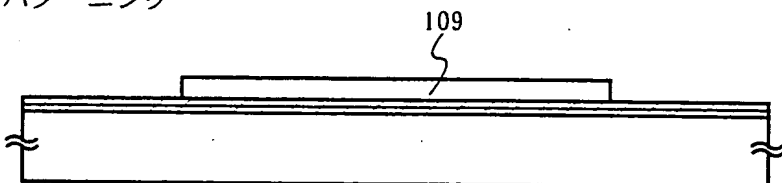
(A) 希ガス元素添加



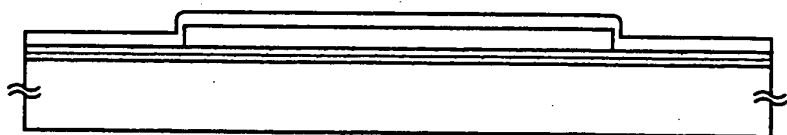
(B) 加熱処理（ゲッターリング）



(C) パターニング

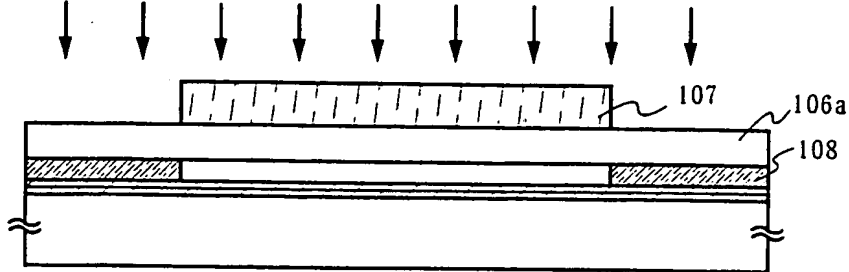


(D) 絶縁膜の形成

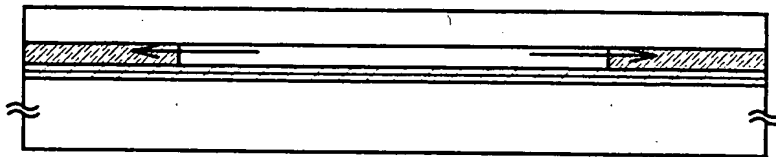


【図 1 0】

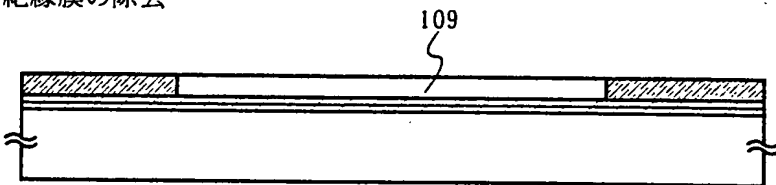
(A) 希ガス元素添加



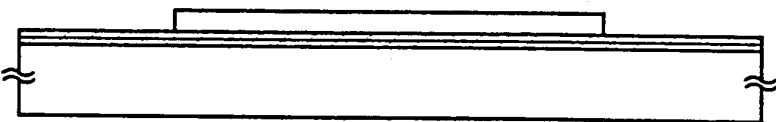
(B) 加熱処理 (ゲッターリング)



(C) 絶縁膜の除去

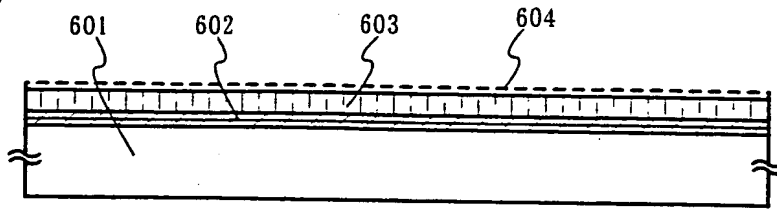


(D) 半導体層の形成

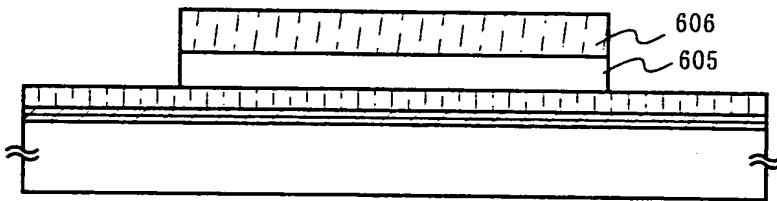


【図 1 1】

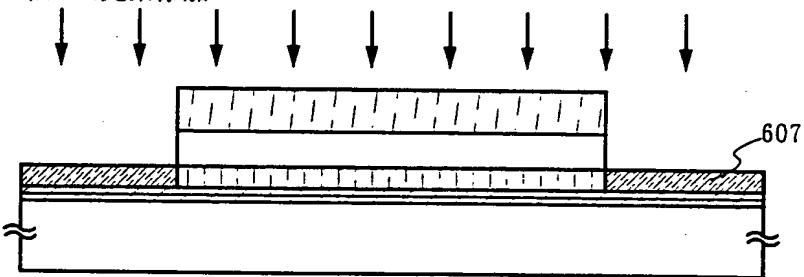
(A)



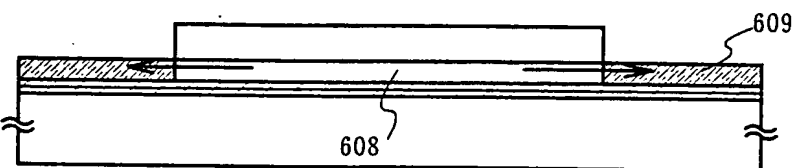
(B) マスクの形成



(C) 希ガス元素添加



(D) 結晶化及びゲッタリング

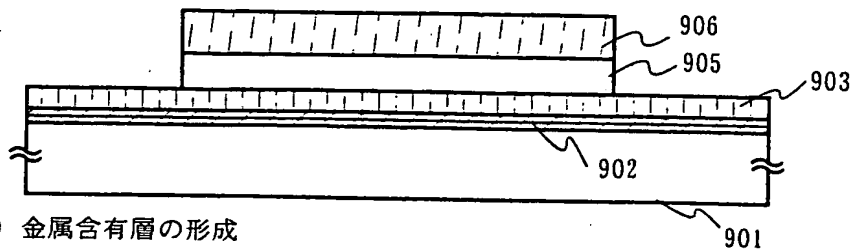


(E) パターニング

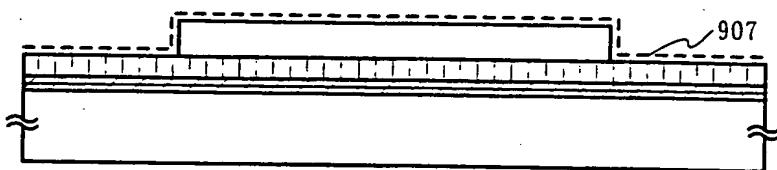


【図 12】

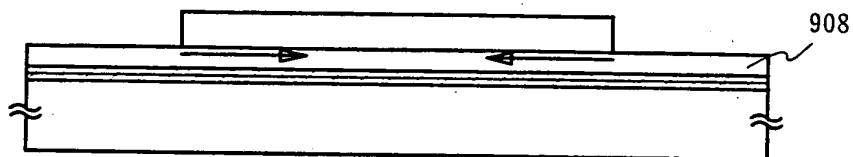
(A) マスクの形成



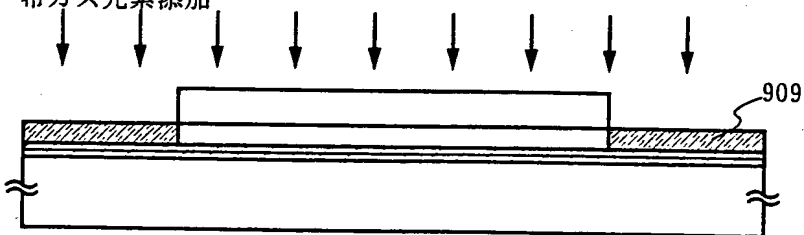
(B) 金属含有層の形成



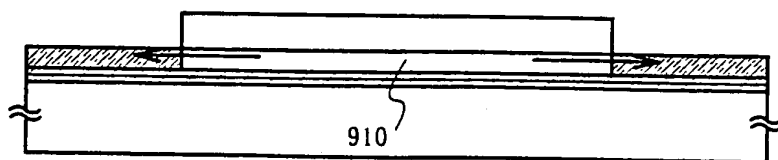
(C) 結晶化



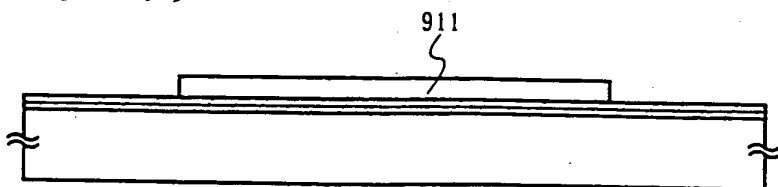
(D) 希ガス元素添加



(E) ゲッターリング

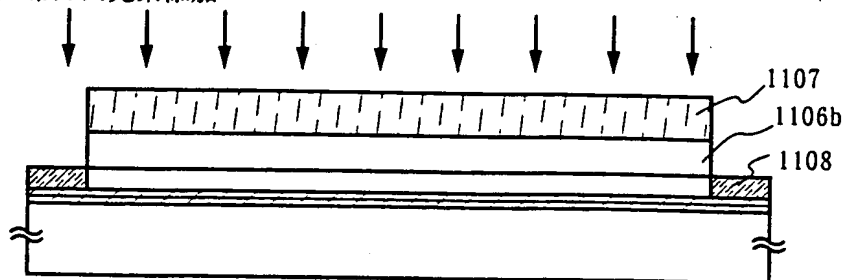


(F) パターニング

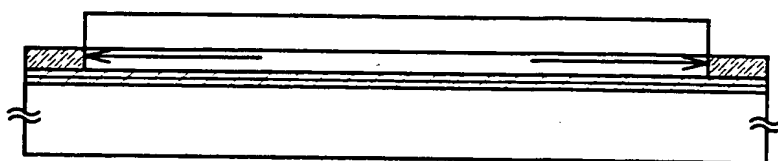


【図 13】

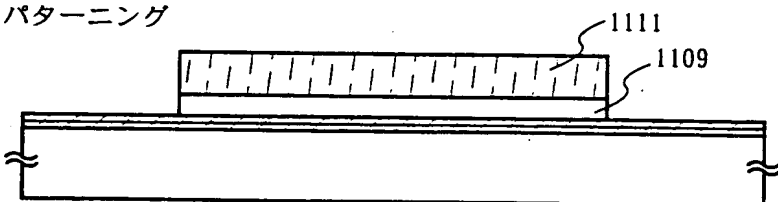
(A) 希ガス元素添加



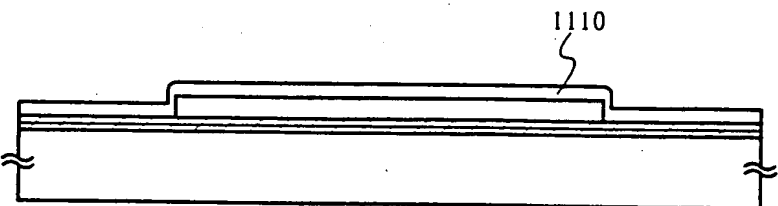
(B) ゲッタリング処理 (加熱orRTAor加熱+RTA)



(C) パターニング

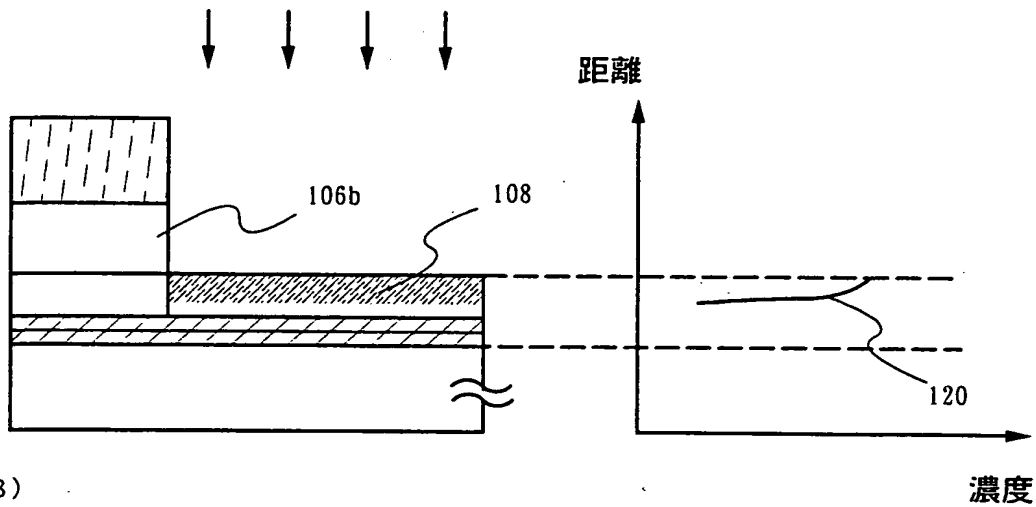


(D) 絶縁膜の形成

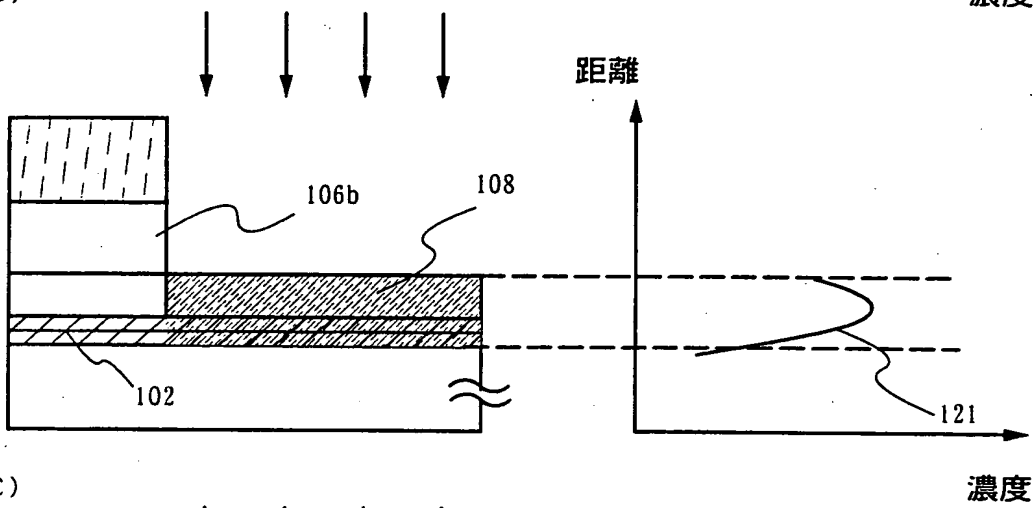


【図 14】

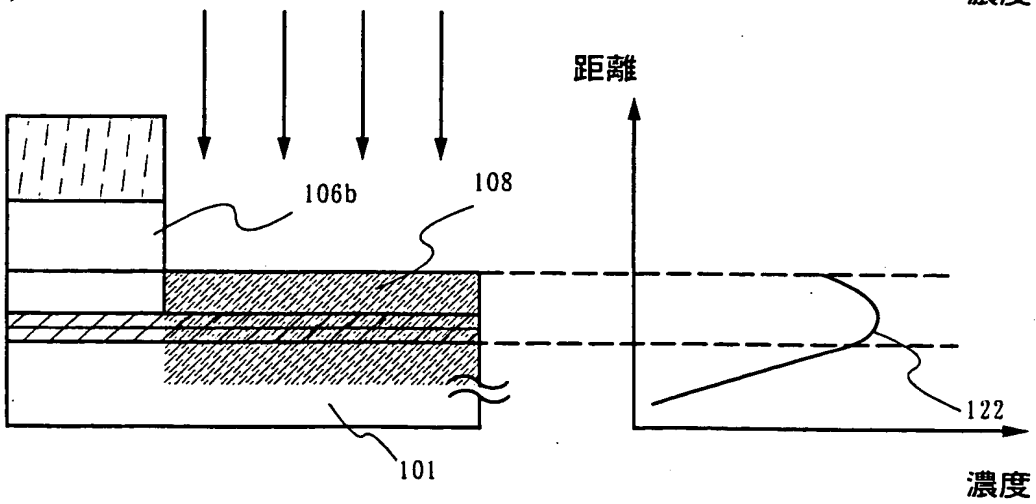
(A)



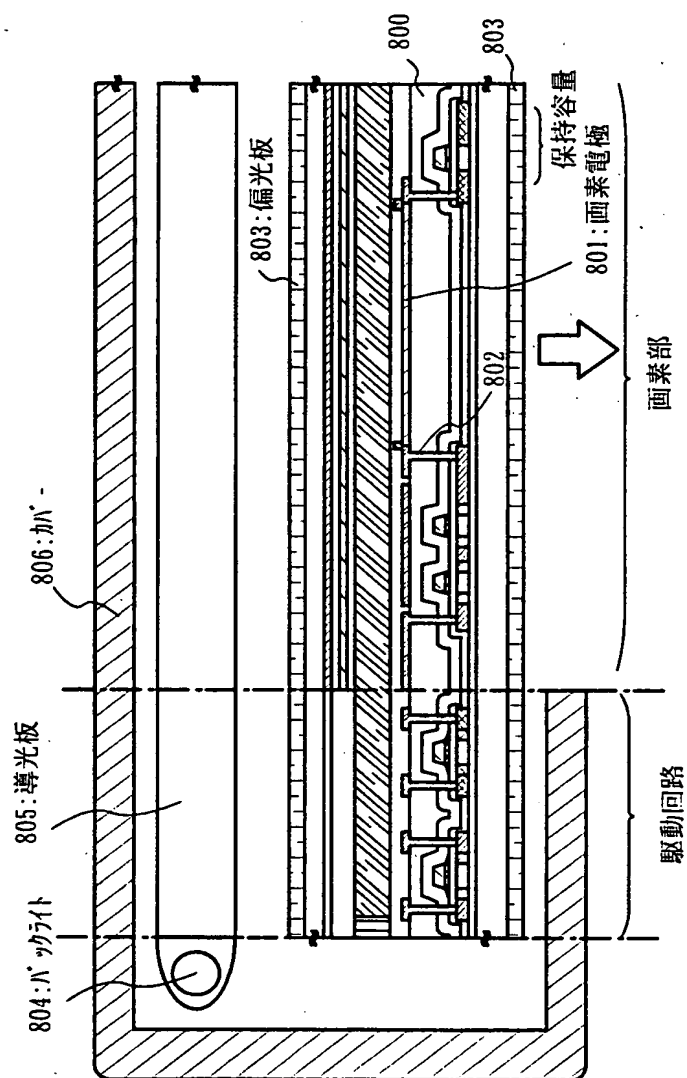
(B)



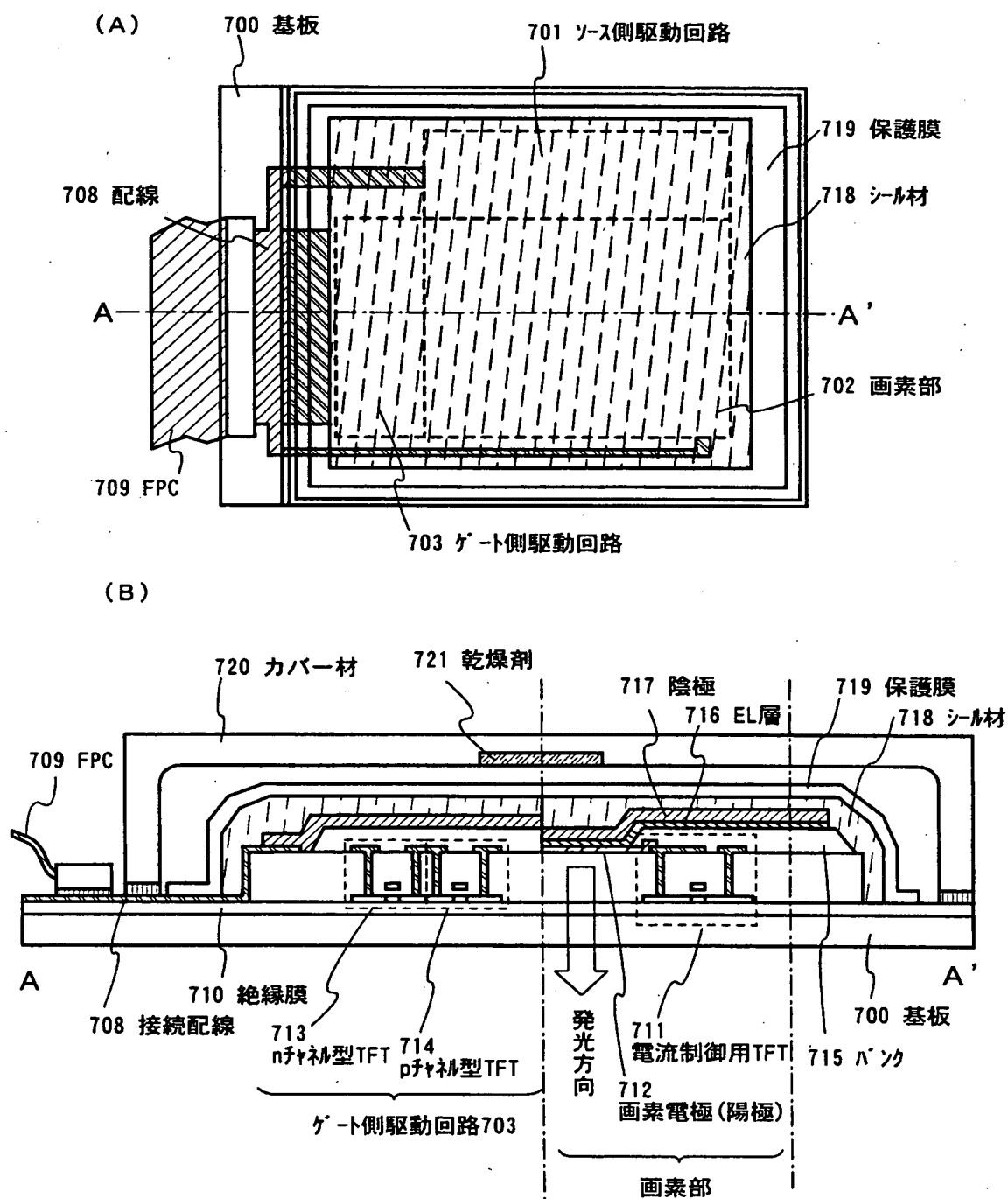
(C)



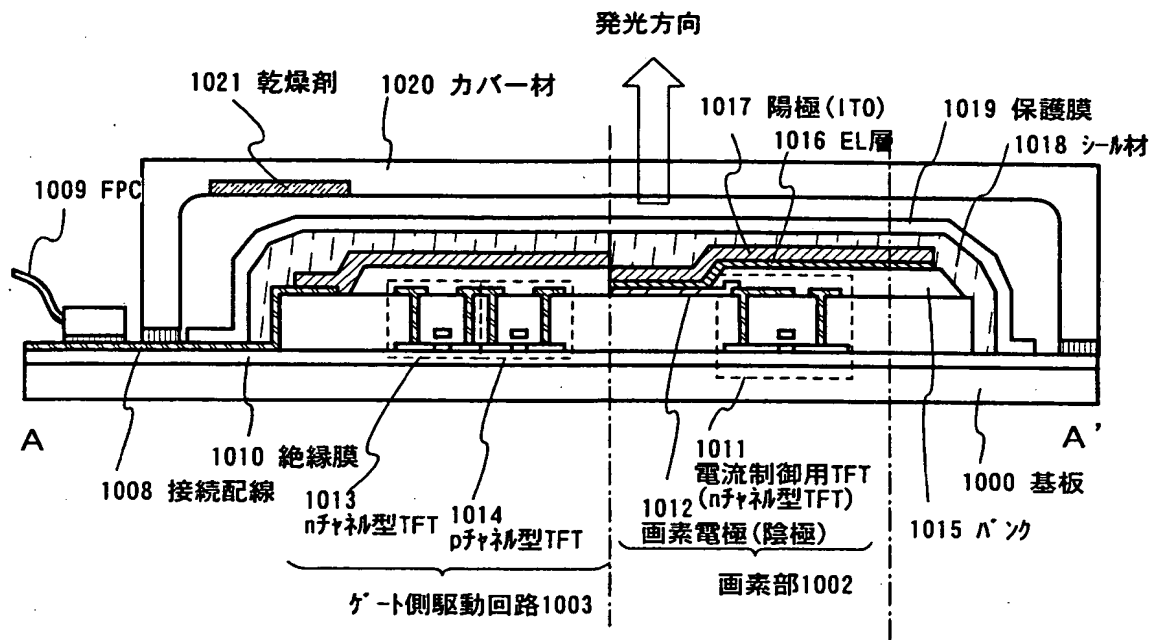
【図 15】



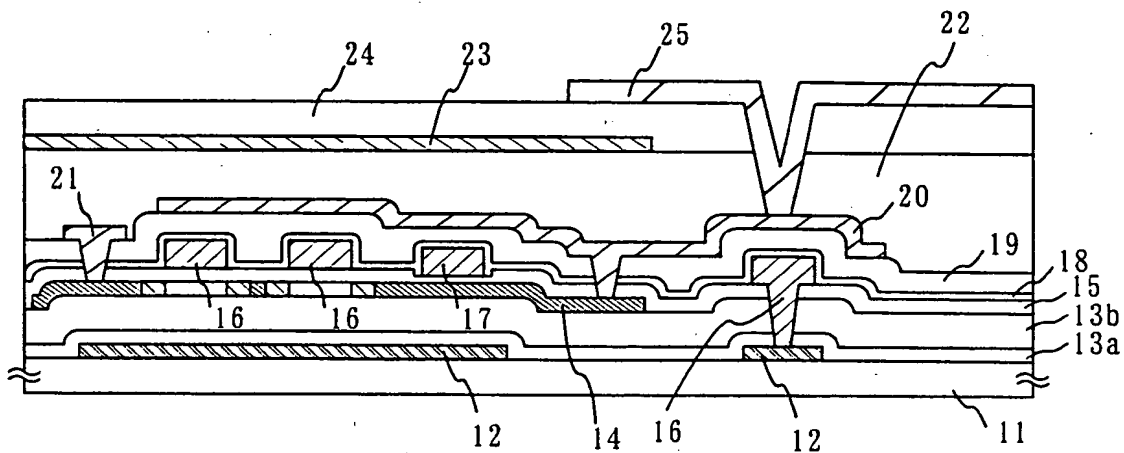
【図 16】



【図 17】

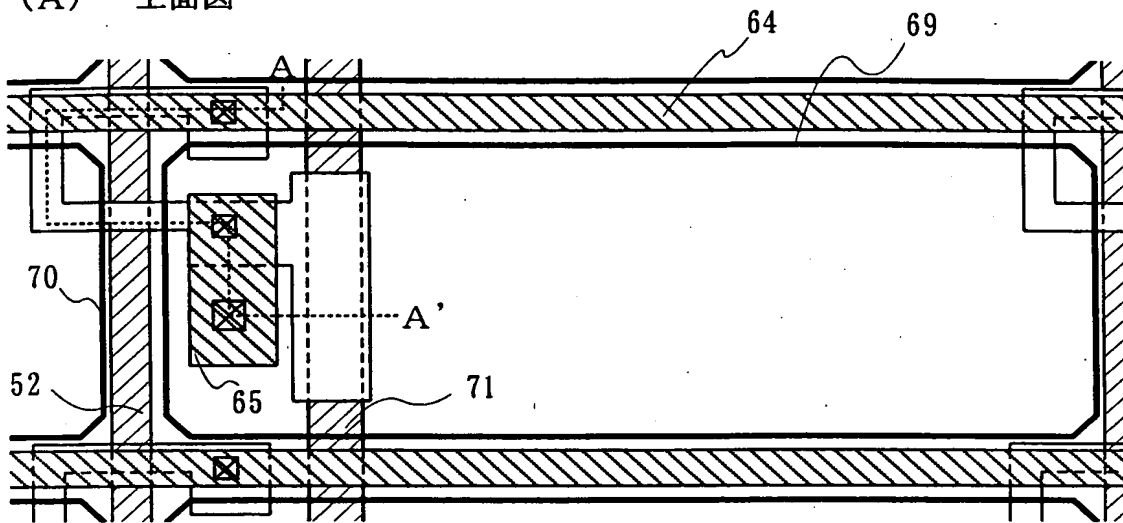


【図 18】

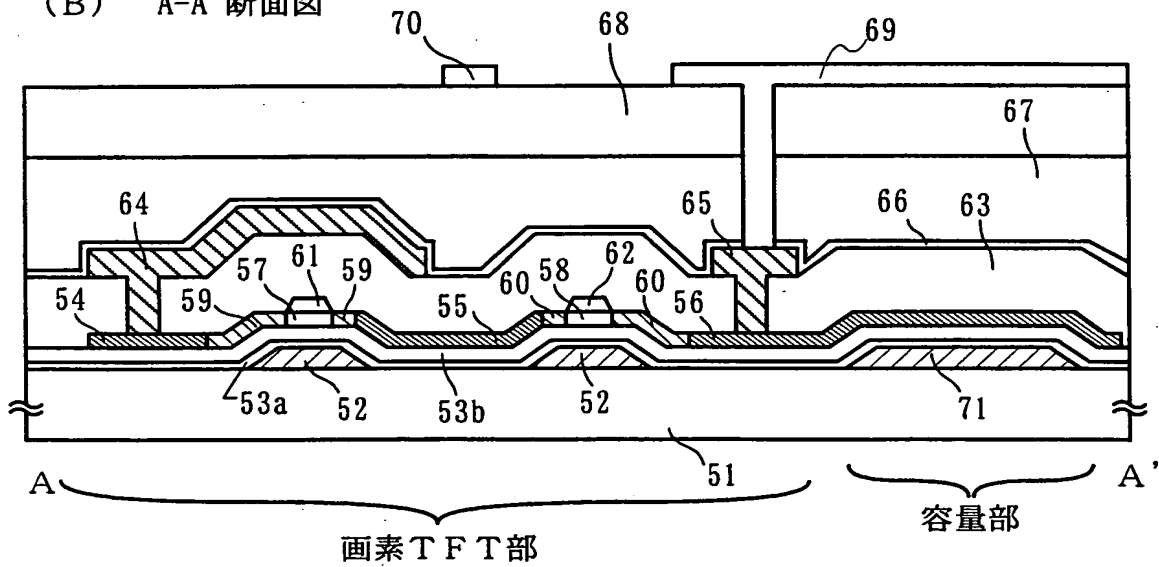


【図19】

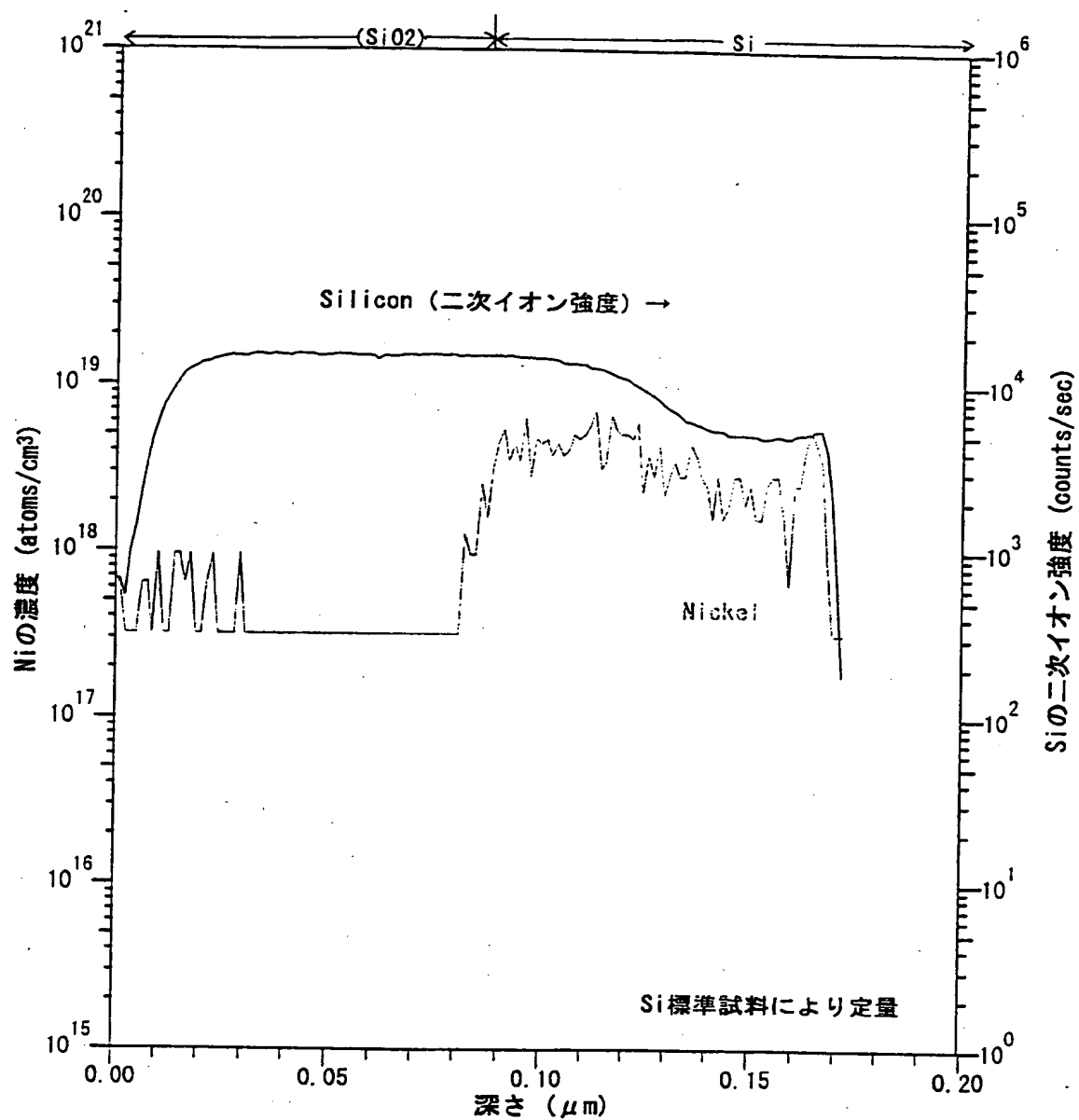
(A) 上面図



(B) A-A' 断面図

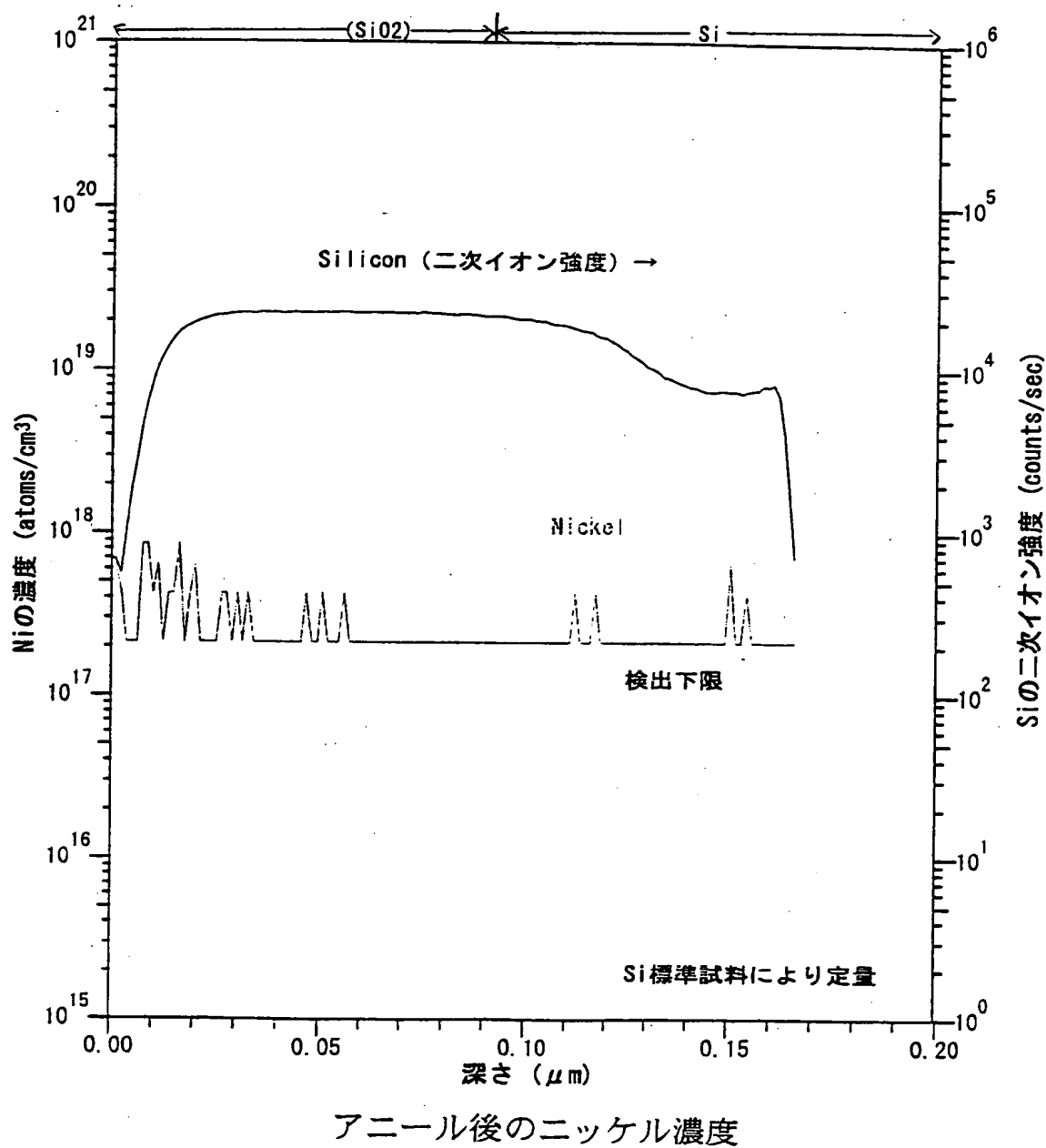


【図 20】

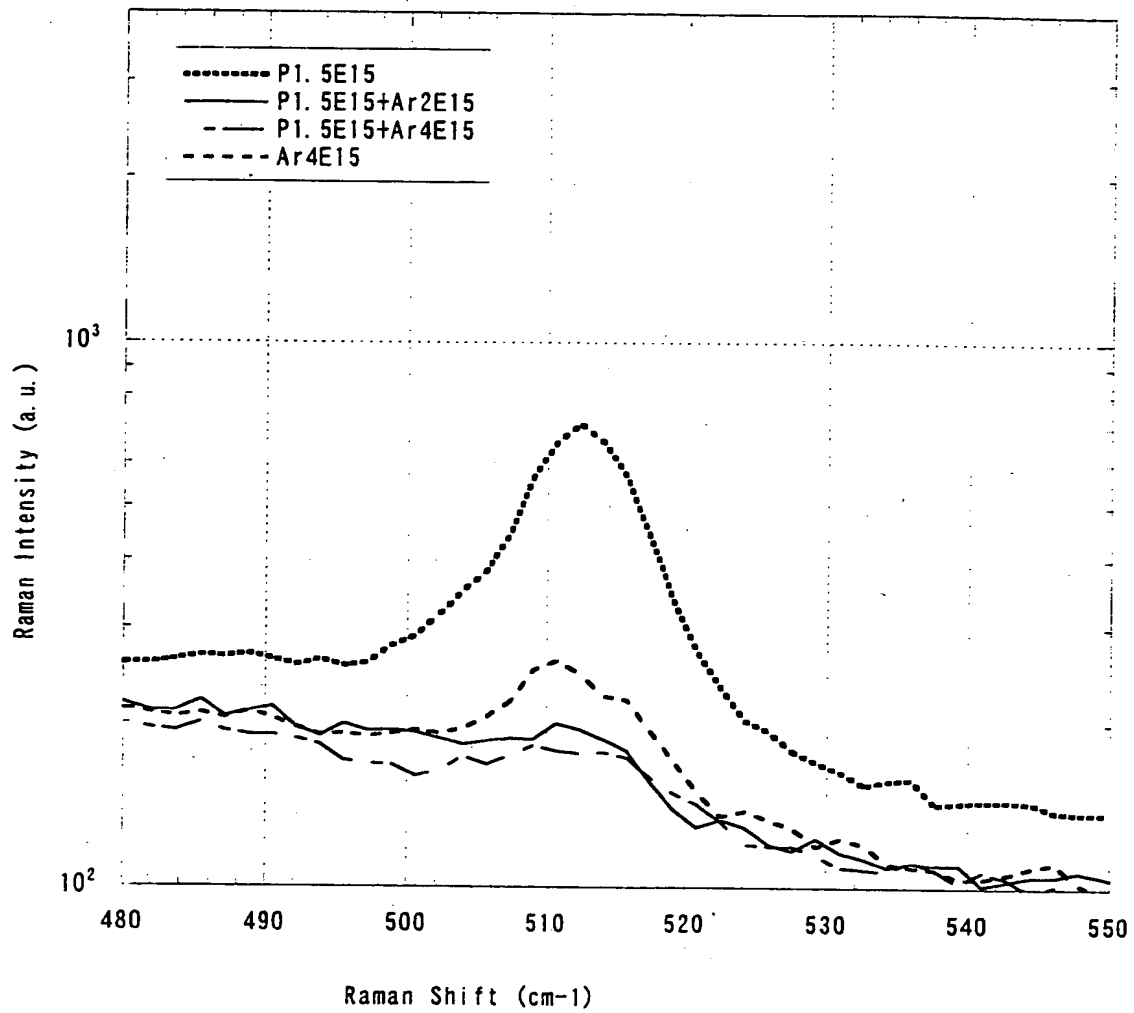


アニール前のニッケル濃度

【図 21】

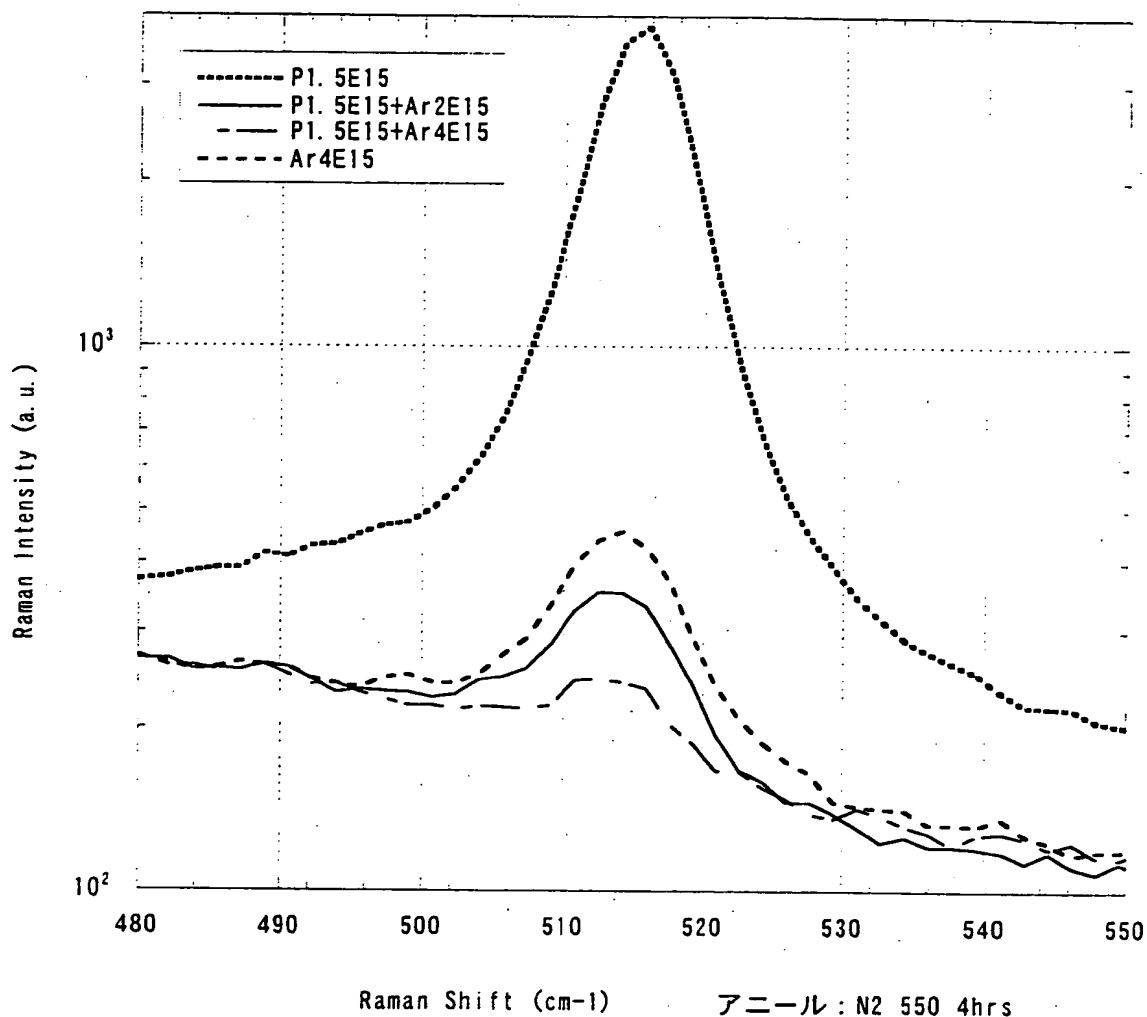


【図 2 2】



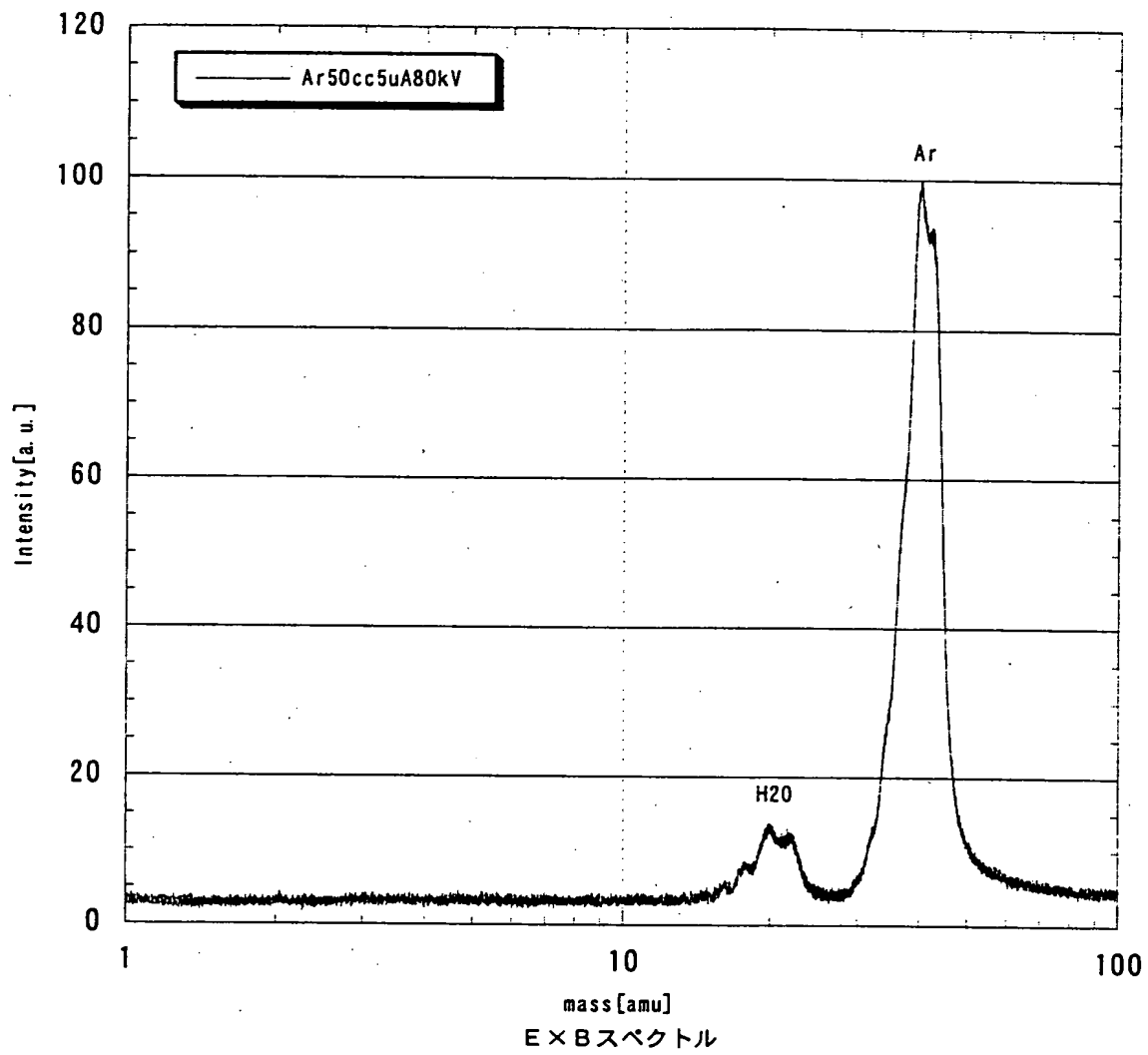
P80kV20W1. 5E15+Ar90kV5 μ A/cm²、アニール前ラマンスペクトル

【図23】

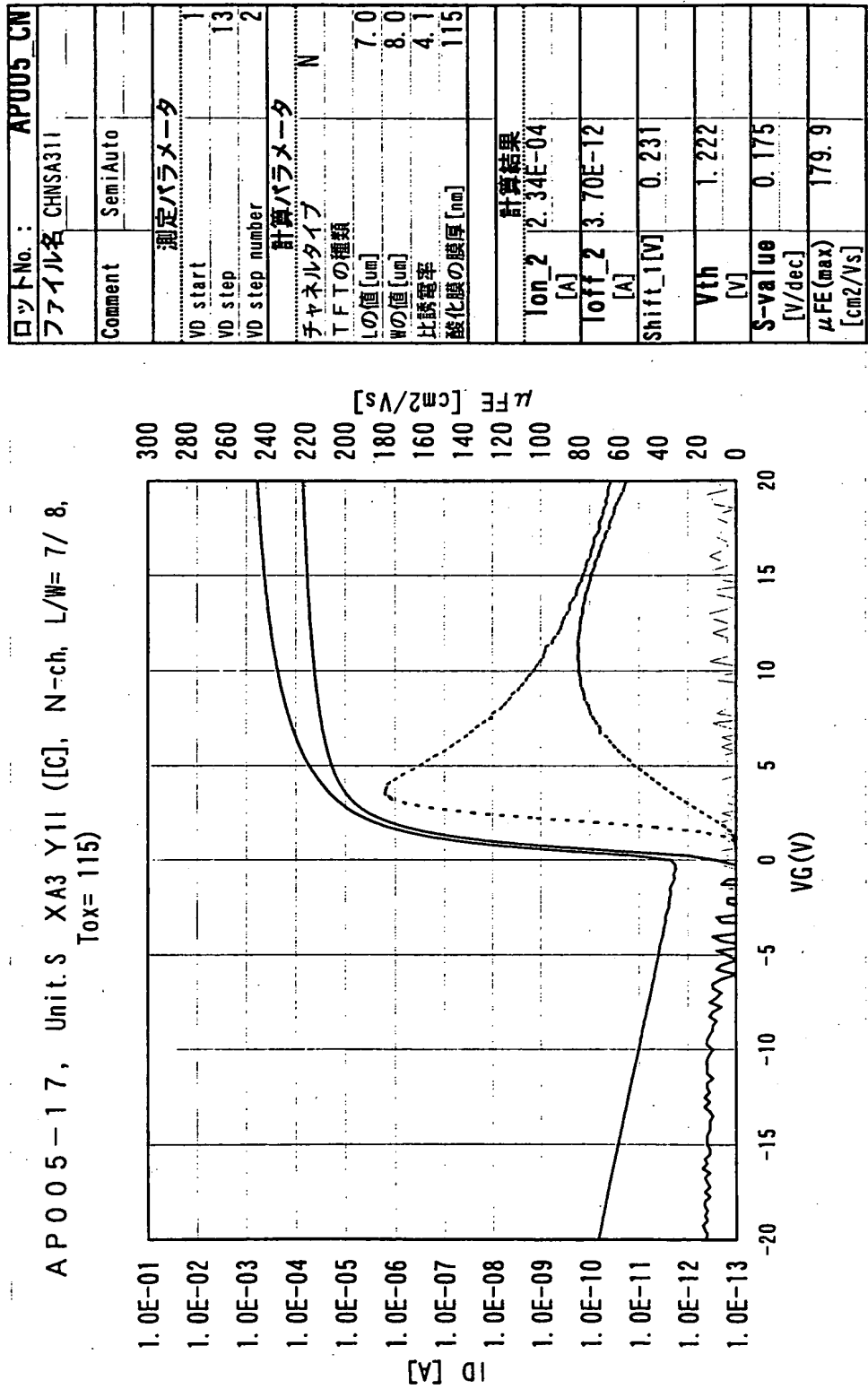


P80kV20W1. 5E15+Ar90kV5 μ A/cm²、アニール後ラマンスペクトル

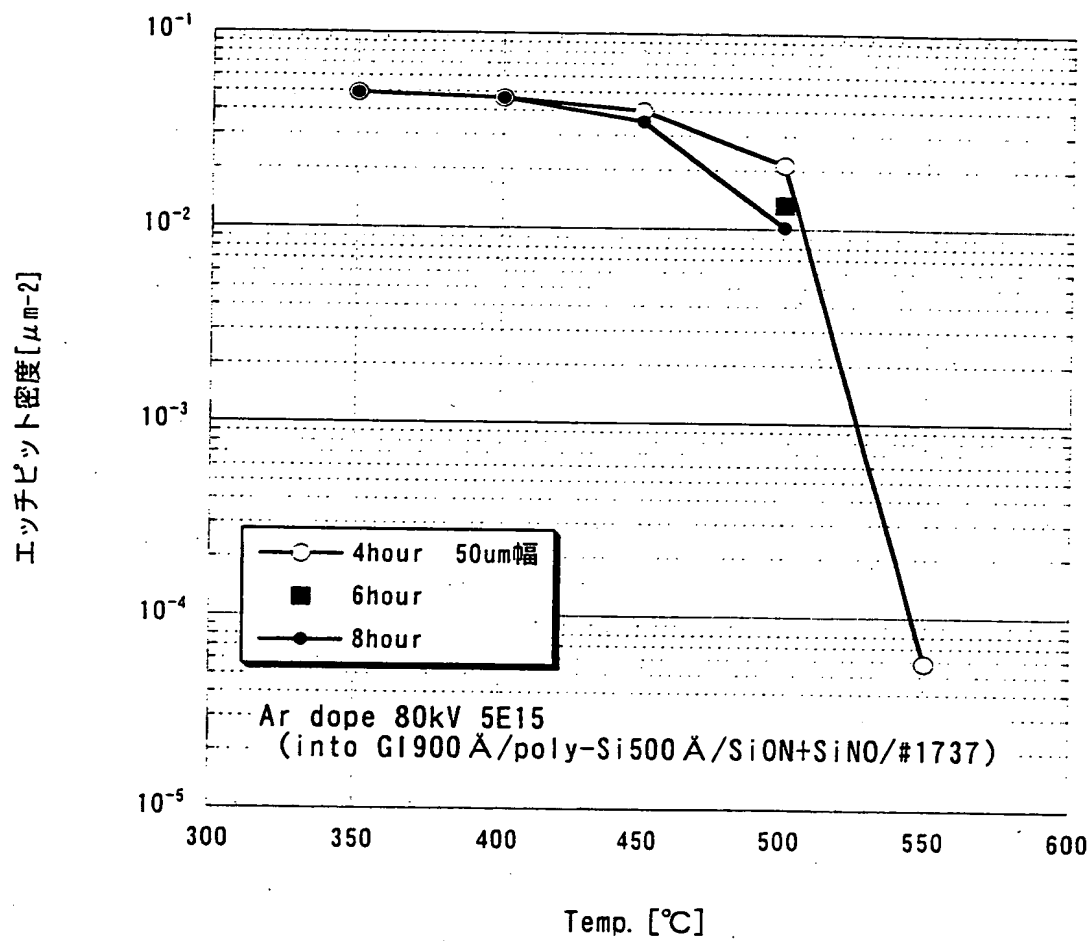
【図 24】



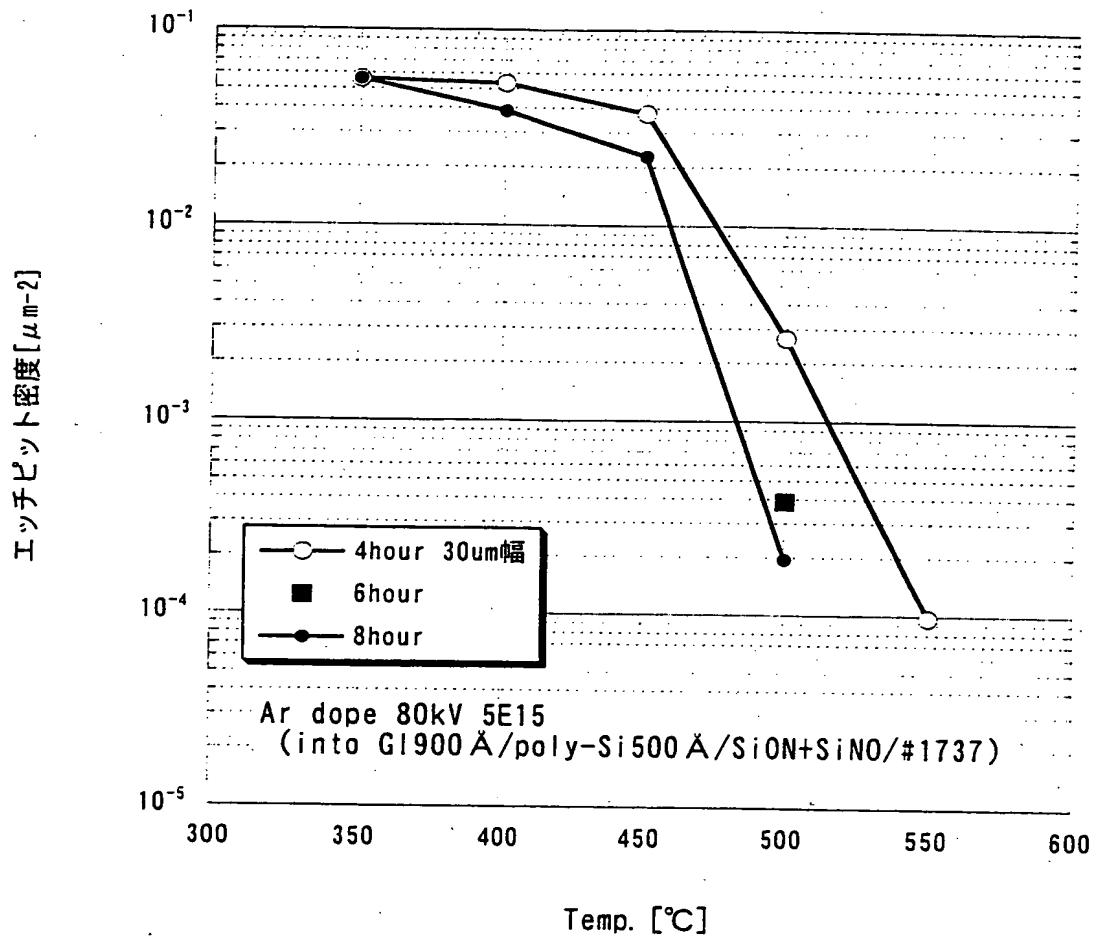
【図 25】



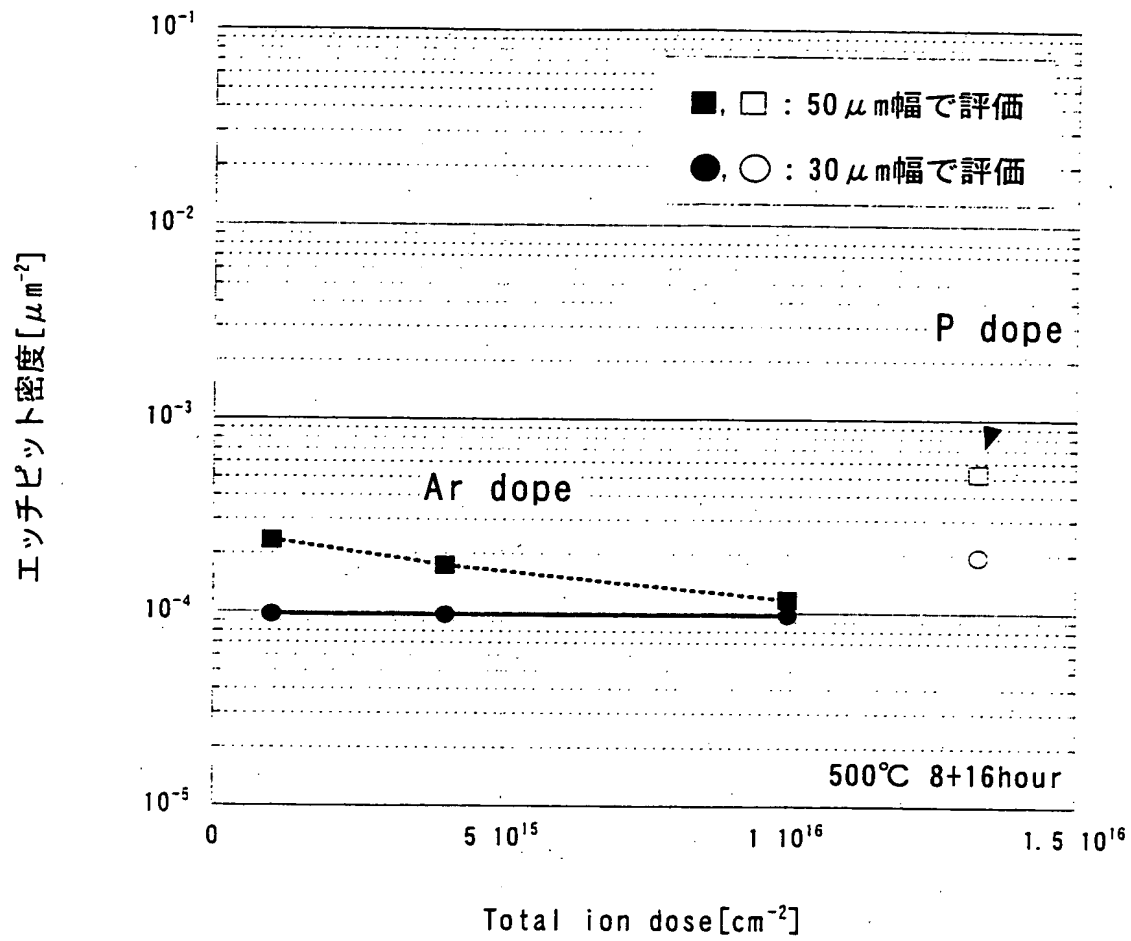
【図26】



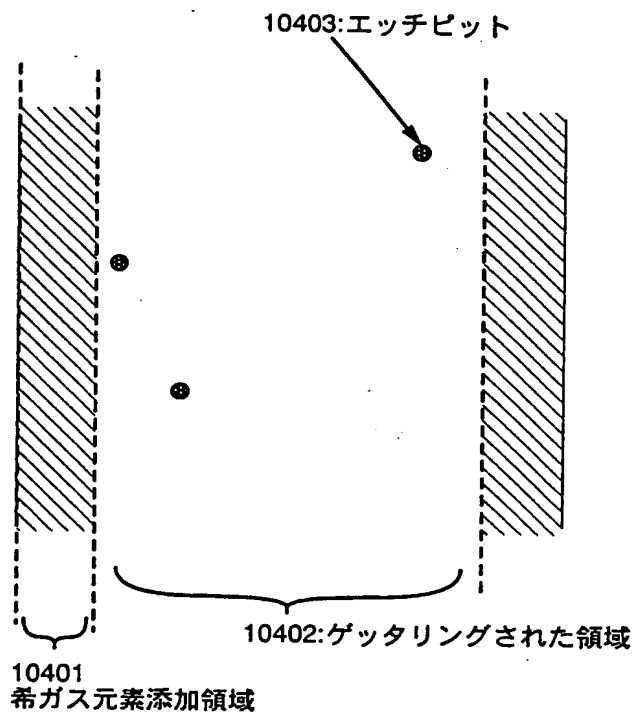
【図 27】



【図 28】

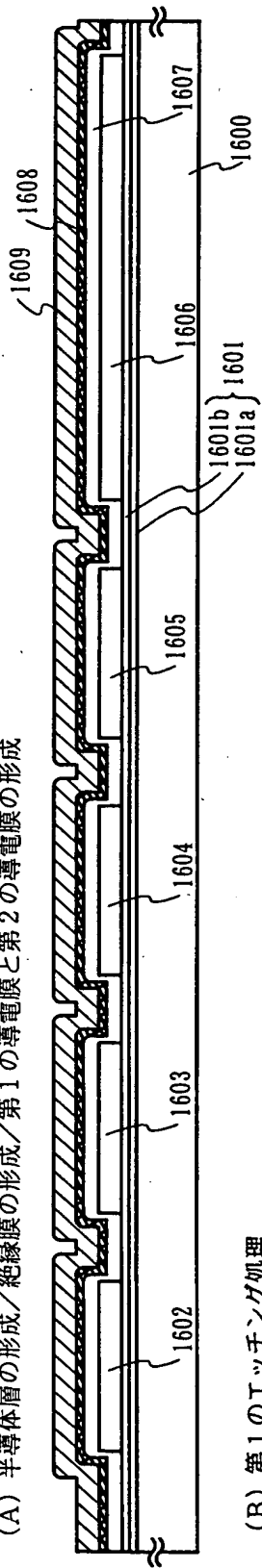


【図 2 9】

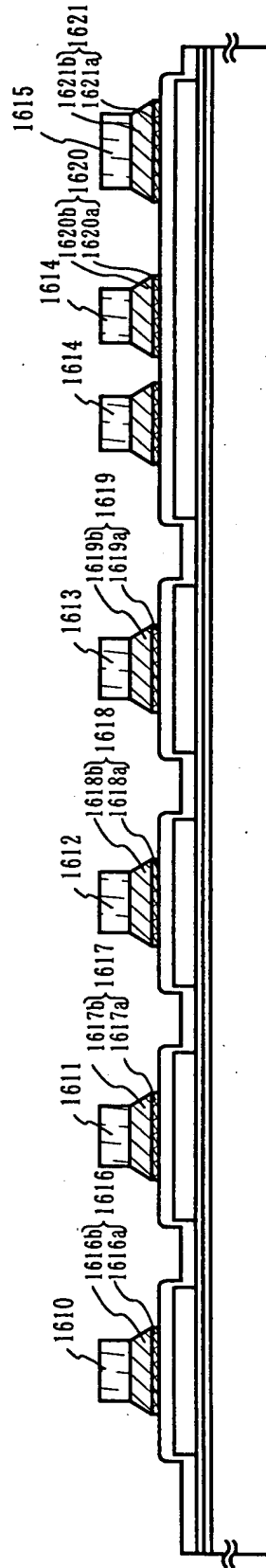


【図 30】

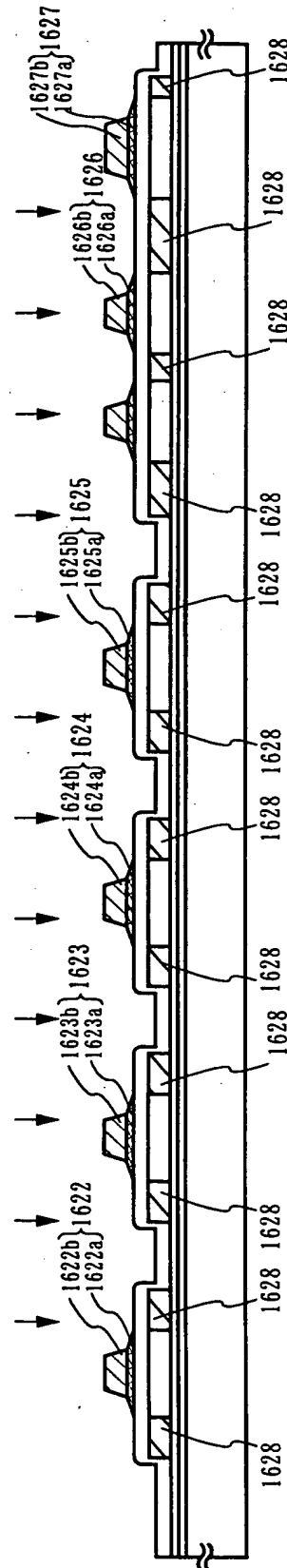
(A) 半導体層の形成/絶縁膜の形成/第1の導電膜と第2の導電膜の形成



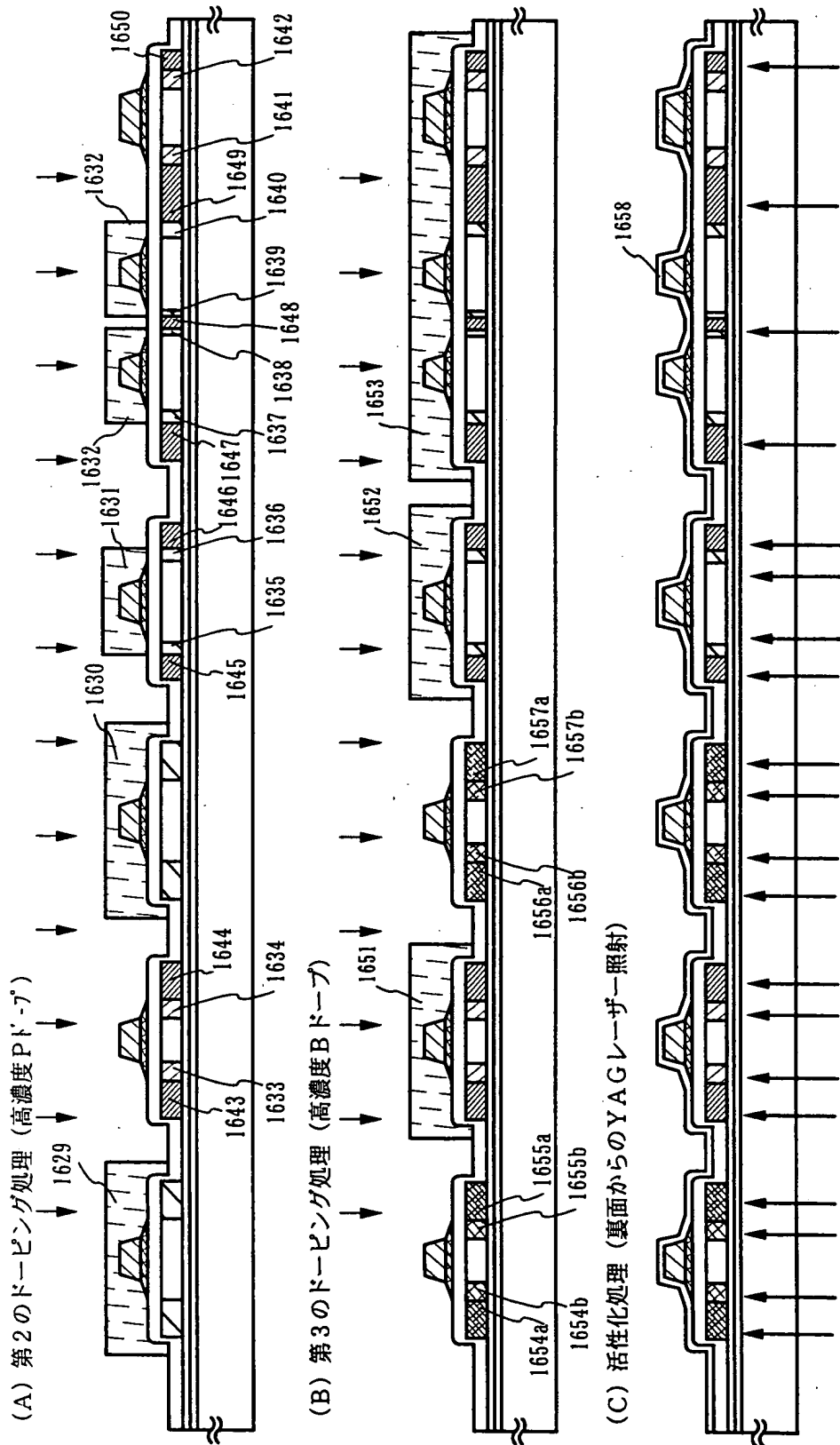
(B) 第1のエッチング処理



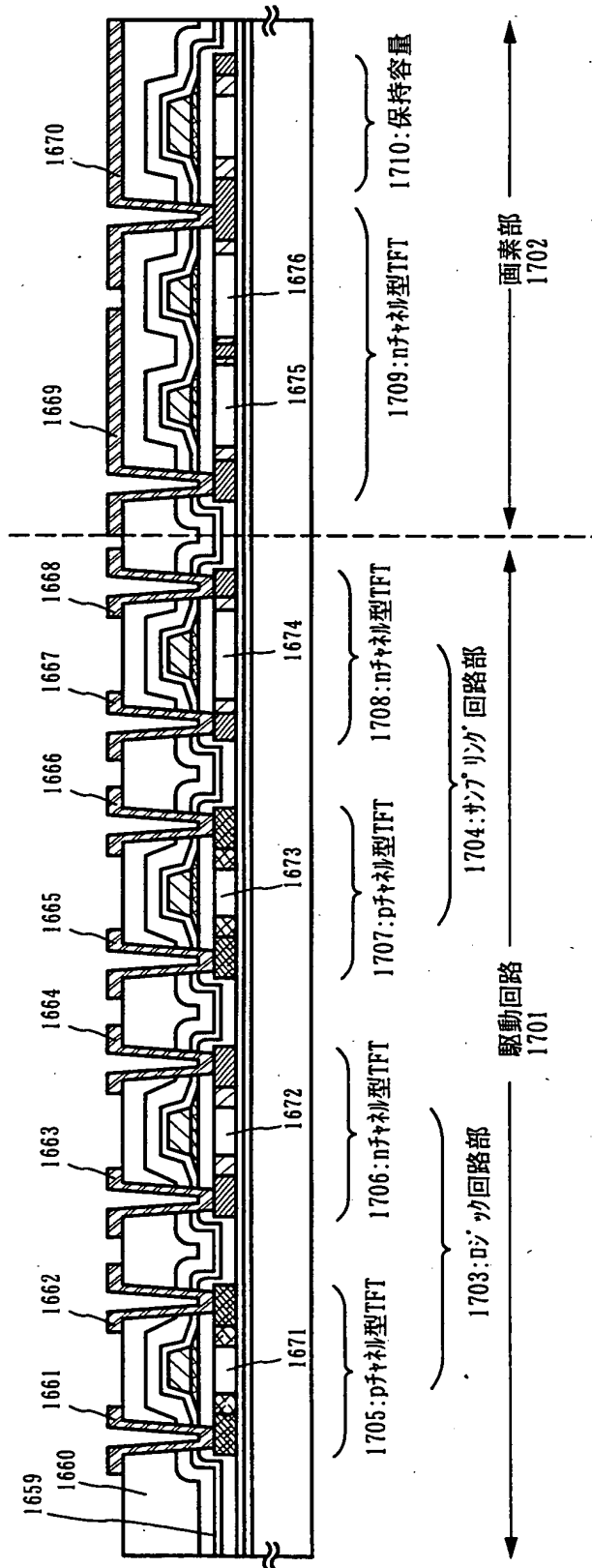
(C) 第2のエッチング処理/マスク除去/第1のドーピング処理 (低濃度)



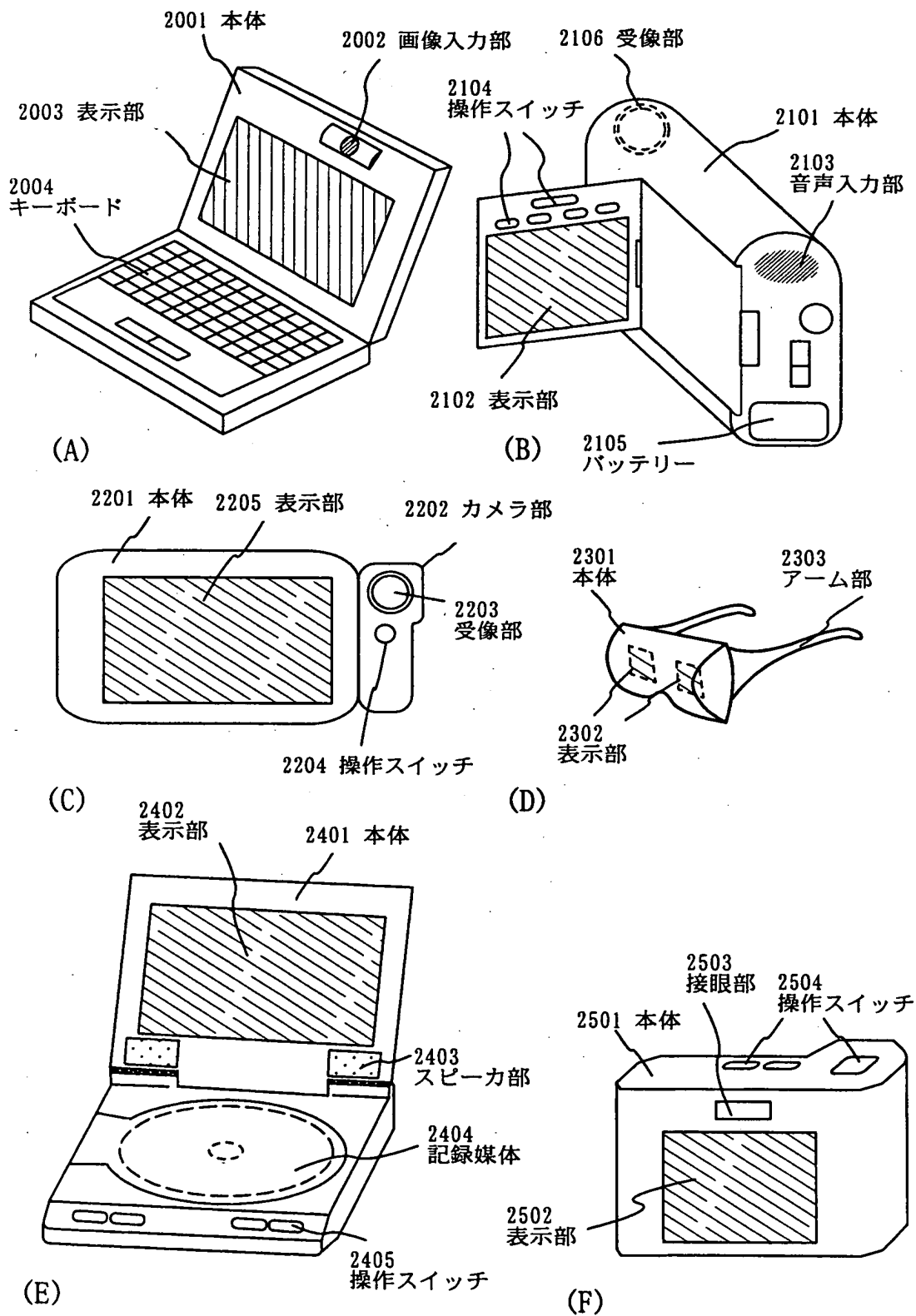
【図 31】



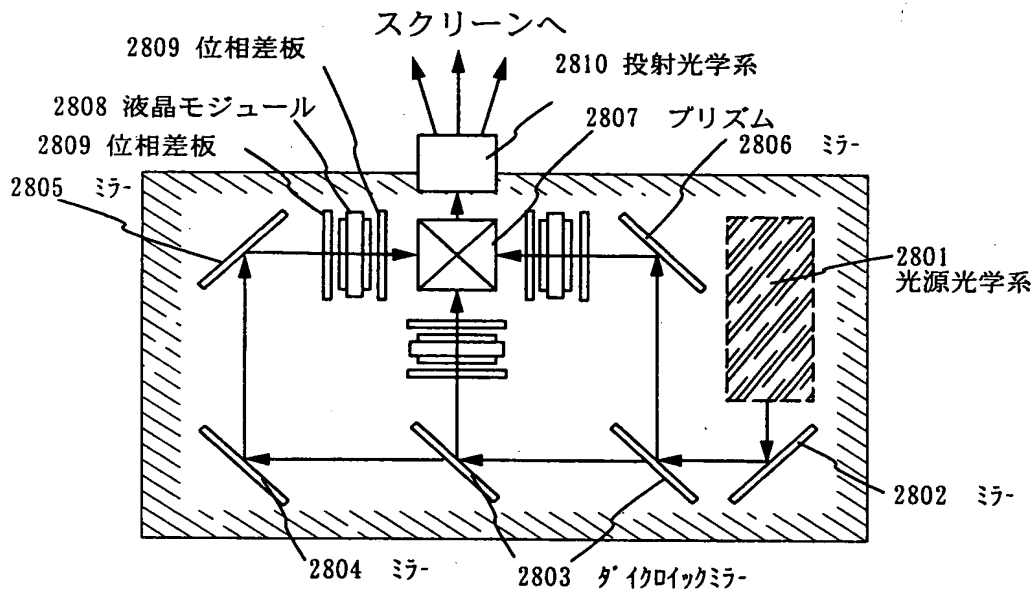
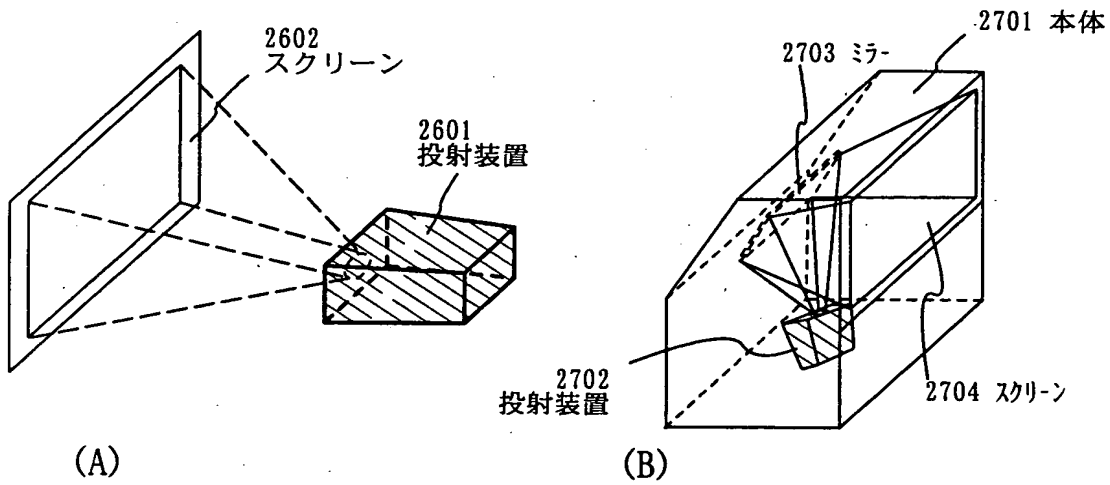
【図 32】



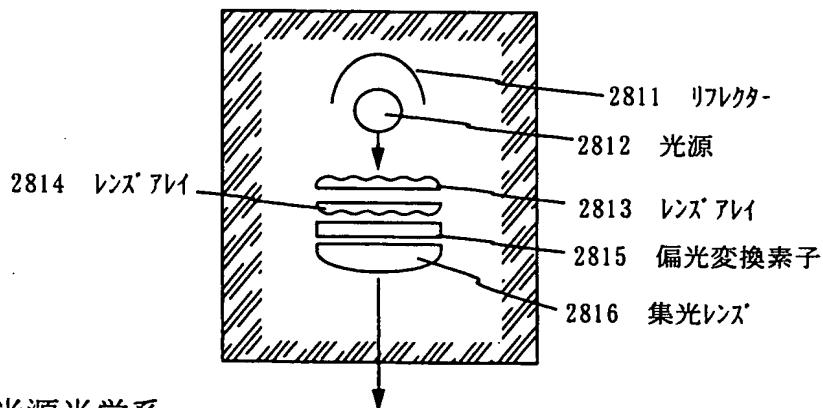
【図 33】



【図 34】

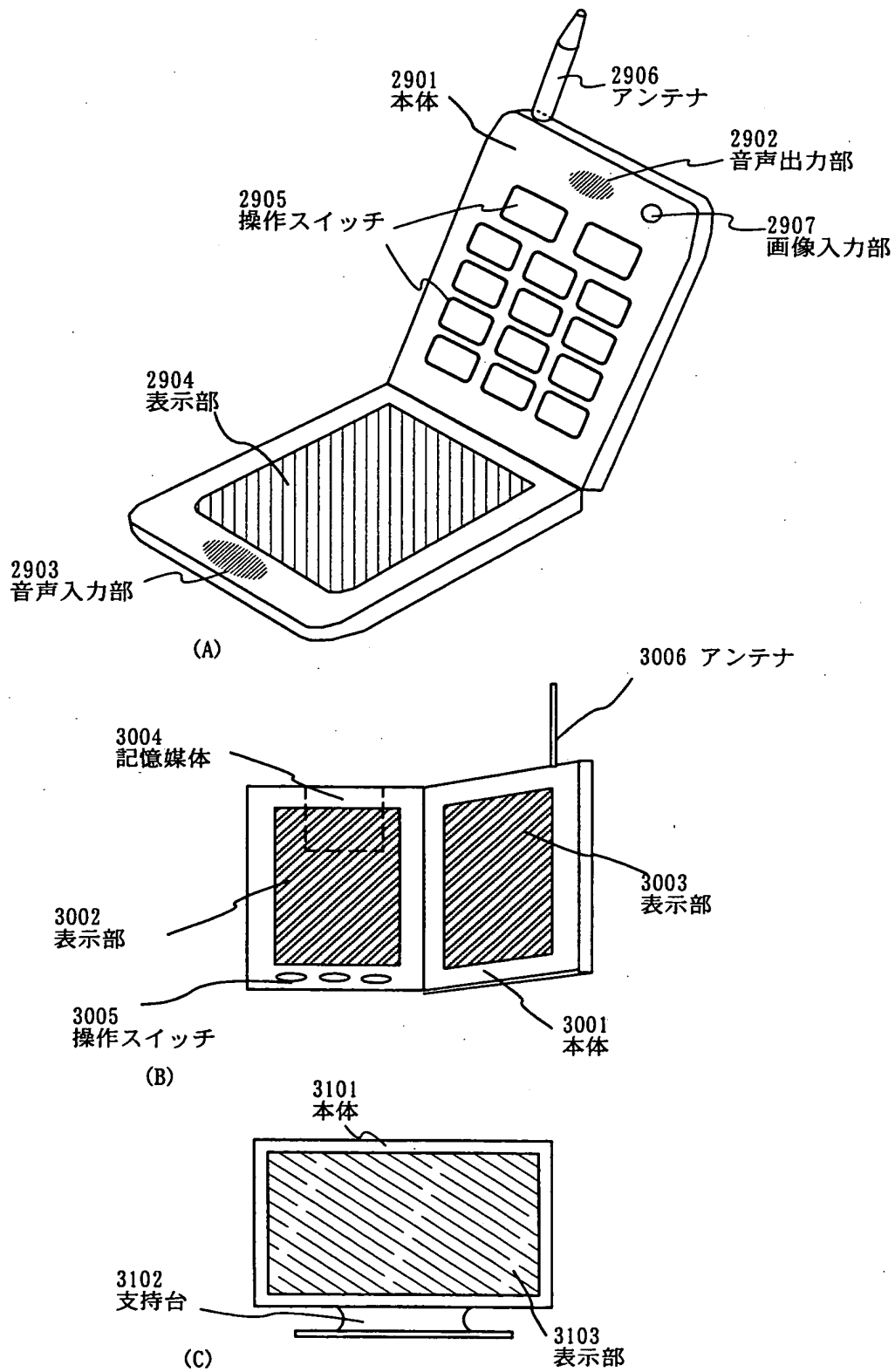


(C) 投射装置（三板式）

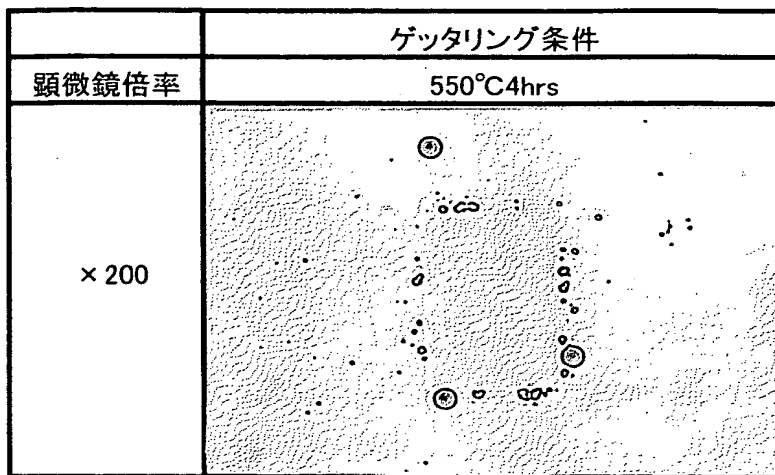


(D) 光源光学系

【図 3.5】



【図 3 6】



【書類名】 要約書

【要約】

【課題】 高温（600℃以上）の加熱処理回数を低減し、さらなる低温プロセス（600℃以下）を実現するとともに、工程簡略化及びスループットの向上を実現することを課題とする。

【解決手段】 本発明は結晶構造を有する半導体膜へマスク 106b を用いて希ガス元素（希ガスとも呼ばれる）を添加した不純物領域 108 を形成し、半導体膜に含まれる金属元素を加熱処理により前記不純物領域 108 に偏析させるゲッタリングを行った後、前記マスクを用いてパターニングを行い、結晶構造を有する半導体膜からなる半導体層 109 を形成する。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日	1990年 8月17日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷398番地
氏 名	株式会社半導体エネルギー研究所

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.